

## ADA4940-1/ADA4940-2

### 特性

小信号带宽: 260 MHz

超低功耗: 1.25mA

极低谐波失真

-122 dB THD (50 kHz)

-96 dB THD (1 MHz)

低输入电压噪声: 3.9 nV/√Hz

失调电压: 0.35 mV(最大值)

平衡输出

0.1%建立时间: 34 ns

轨到轨输出:  $-V_S + 0.1\text{V}$ 至 $+V_S - 0.1\text{V}$

可调输出共模电压

灵活的电源: 3 V至7 V (LFCSP)

禁用引脚用于降低功耗

ADA4940-1提供LFCSP和SOIC封装

### 应用

低功耗PulsAR®/SAR ADC驱动器

单端至差分转换

差分缓冲器

线路驱动器

医疗成像

工业过程控制

便携式电子设备

### 概述

ADA4940-1/ADA4940-2是低噪声、低失真、超低功耗的全差分放大器，非常适合驱动分辨率最高为16位、DC至1 MHz的低功耗、高分辨率、高性能SAR型和 $\Sigma$ - $\Delta$ 型模数转换器(ADC)，静态电流仅1.25 mA。可调输出共模电平使ADA4940-1/ADA4940-2能够与多个ADC的输入共模电压相匹配。内部共模反馈环路可以提供出色的输出平衡，并能抑制偶数阶谐波失真产物。

对于ADA4940-1/ADA4940-2，利用由4个电阻组成的简单外部反馈网络便可轻松实现差分增益配置，反馈网络决定放大器的闭环增益。ADA4940-1/ADA4940-2采用ADI公司的SiGe互补双极性工艺制造，可实现极低的失真水平，输入电压噪声仅为3.9 nV/√Hz。低直流失调和出色的动态性能使得ADA4940-1/ADA4940-2特别适合各种数据采集与信号处理应用。

### 功能框图

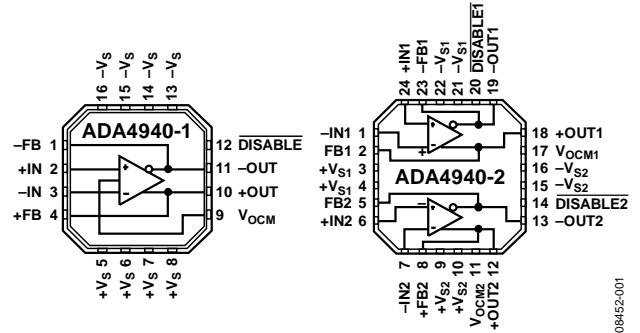


图1.

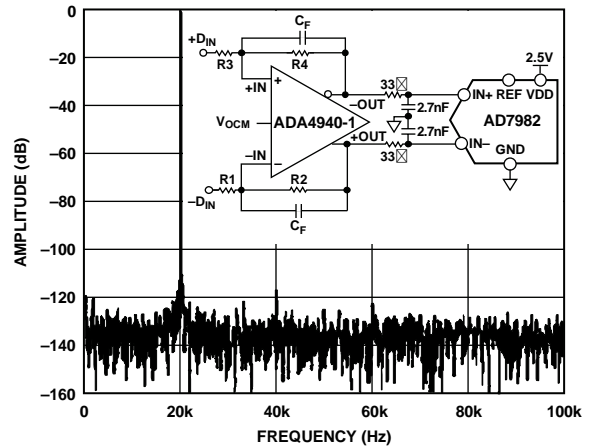


图2. ADA4940-1驱动AD7982 ADC

ADA4940-1采用无铅、3 mm × 3 mm、16引脚LFCSP和8引脚SOIC封装。ADA4940-2采用4 mm × 4 mm、24引脚无铅LFCSP封装。引脚排列经过优化，有助于印刷电路板(PCB)布局布线，并且使失真最小。ADA4940-1/ADA4940-2的额定工作温度范围为-40°C至+125°C。

表1. ADA4940-1/ADA4940-2的类似产品

产品	I <sub>supply</sub> (mA)	带宽 (MHz)	压摆率 (V/μs)	噪声 (nV/√Hz)
AD8137	3	110	450	8.25
ADA4932-x	9	560	2800	3.6
ADA4941-1	2.2	31	22	5.1

表2. ADA4940-1/ADA4940-2的配套产品

产品	功耗 (mW)	吞吐速率 (MSPS)	分辨率 (Bits)	SNR (dB)
AD7982	7.0	1	18	98
AD7984	10.5	1.333	18	96.5
AD7621	65	3	16	88
AD7623	45	1.333	16	88

### Rev. B

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

ADI中文版数据手册是英文版数据手册的译文，敬请谅解翻译中可能存在的语言组织或翻译错误，ADI不对翻译中存在的差异或由此产生的错误负责。如需确认任何词语的准确性，请参考ADI提供的最新英文版数据手册。

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.  
Tel: 781.329.4700 [www.analog.com](http://www.analog.com)  
Fax: 781.461.3113 ©2011–2012 Analog Devices, Inc. All rights reserved.

## 目录

特性 .....	1
应用 .....	1
概述 .....	1
功能框图 .....	1
修订历史 .....	2
技术规格 .....	3
$V_S = 5\text{ V}$ .....	3
$V_S = 3\text{ V}$ .....	5
绝对最大额定值 .....	7
热阻 .....	7
最大功耗 .....	7
ESD警告 .....	7
引脚配置和功能描述 .....	8
典型性能参数 .....	10
测试电路 .....	19
术语 .....	20
术语定义 .....	20
工作原理 .....	21

## 修订历史

### 2012年3月—修订版A至修订版B

重新组织布局 .....	通篇
增加ADA4940-1 8引脚SOIC封装 .....	通篇
更改“特性”部分、表1和图1； 更换图2 .....	1
将“ $V_S = \pm 2\text{ V}$ (或 $+5\text{ V}$ )”部分更改为“ $V_S = +5\text{ V}$ ”部分 .....	3
更改“ $V_S = +5\text{ V}$ ”部分和表3 .....	3
更改表4和表5 .....	4
更改“ $V_S = 3\text{ V}$ ”部分和表6 .....	5
更改表7和表8 .....	6
增加图5和表12；重新排序 .....	9
更改图7、图8和图9 .....	10
增加图15和图18；更改图13、 图14和图16 .....	11
更改图19和图20 .....	12
更改图25、图26和图27；增加图28、 图29和图30 .....	13
更改图31、图32、图33、图34、图35和图36 .....	14
更改图37、图38、图39和图41 .....	15
更改图49、图50和图51 .....	17
增加图55和图57 .....	18
更改差分“ $V_{OS}$ 、差分CMRR和 $V_{OCM}$ $C_{MRR}$ ”部分 .....	20

应用信息 .....	22
分析应用电路 .....	22
设置闭环增益 .....	22
估算输出噪声电压 .....	22
反馈网络失配的影响 .....	23
计算应用电路的输入阻抗 .....	23
输入共模电压范围 .....	24
输入和输出容性交流耦合 .....	25
设置输出共模电压 .....	25
DISABLE引脚 .....	25
驱动容性负载 .....	25
驱动高精度ADC .....	26
布局布线、接地和旁路 .....	27
ADA4940-1 LFCSP示例 .....	27
外形尺寸 .....	28
订购指南 .....	29

更改“计算应用电路的输入阻抗”部分 .....	23
更改图71 .....	25
更改“驱动高精度ADC”部分和图73 .....	26
将“ADA4940-1示例”部分更改为“ADA4940-1 LFCSP示例”部 分 .....	27
更改“订购指南” .....	29

### 2011年12月—修订版0至修订版A

更改“特性”部分、“概述”部分和表1 .....	1
更换图1和图2 .....	1
更改“ $V_S = \pm 2.5\text{ V}$ (或 $+5\text{ V}$ )”部分和表3 .....	3
更改表6 .....	5
更换图7、图8、图9和图10 .....	9
更换图14、图15和图17 .....	10
更换图24和图27 .....	12
更改图37 .....	14
更换图43和图46 .....	15
更换图53 .....	18
更改“估算输出噪声电压”部分、表14、表15和“计算应用电 路的输入阻抗”部分 .....	21
更改“输入共模电压范围”部分 .....	22
更改“驱动高精度ADC”部分和图65 .....	24

### 2011年10月—修订版0：初始版

## 技术规格

$V_S = 5\text{ V}$

除非另有说明,  $V_{OCM}$  = 中间电源,  $R_F = R_G = 1\text{ k}\Omega$ ,  $R_{L, dm} = 1\text{ k}\Omega$ ,  $T_A = 25^\circ\text{C}$ , LFCSP封装。  $T_{MIN}$ 至 $T_{MAX} = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$ 。  
(术语定义参见图61。)

**+D<sub>IN</sub>或-D<sub>IN</sub>至V<sub>OUT, dm</sub>性能**

表3.

参数	测试条件/注释	最小值	典型值	最大值	单位
<b>动态性能</b>					
-3 dB小信号带宽	$V_{OUT, dm} = 0.1\text{ V p-p}, G = 1$		260		MHz
	$V_{OUT, dm} = 0.1\text{ V p-p}, G = 2$		220		MHz
	$V_{OUT, dm} = 0.1\text{ V p-p}, G = 5$		75		MHz
-3 dB大信号带宽	$V_{OUT, dm} = 2\text{ V p-p}, G = 1$		25		MHz
	$V_{OUT, dm} = 2\text{ V p-p}, G = 2$		22		MHz
	$V_{OUT, dm} = 2\text{ V p-p}, G = 5$		19		MHz
0.1 dB平坦度带宽	$V_{OUT, dm} = 2\text{ V p-p}, G = 1$ 和 $G = 2$		14.5		MHz
压摆率	$V_{OUT, dm} = 2\text{ V}$ 步进		95		V/ $\mu\text{s}$
0.1%建立时间	$V_{OUT, dm} = 2\text{ V}$ 步进		34		ns
过驱恢复时间	$G = 2, V_{IN, dm} = 6\text{ V p-p}$ , 三角波		86		ns
<b>噪声/谐波性能</b>					
HD2/HD3	$V_{OUT, dm} = 2\text{ V p-p}, f_c = 10\text{ kHz}$		-125/-118		dBc
	$V_{OUT, dm} = 2\text{ V p-p}, f_c = 50\text{ kHz}$		-123/-126		dBc
	$V_{OUT, dm} = 2\text{ V p-p}, f_c = 50\text{ kHz}, G = 2$		-124/-117		dBc
	$V_{OUT, dm} = 2\text{ V p-p}, f_c = 1\text{ MHz}$		-102/-96		dBc
	$V_{OUT, dm} = 2\text{ V p-p}, f_c = 1\text{ MHz}, G = 2$		-100/-92		dBc
IMD3	$V_{OUT, dm} = 2\text{ V p-p}, f_1 = 1.9\text{ MHz}, f_2 = 2.1\text{ MHz}$		-99		dBc
输入电压噪声	$f = 100\text{ kHz}$		3.9		nV/ $\sqrt{\text{Hz}}$
输入电流噪声	$f = 100\text{ kHz}$		0.81		pA/ $\sqrt{\text{Hz}}$
串扰	$V_{OUT, dm} = 2\text{ V p-p}, f_c = 1\text{ MHz}$		-110		dB
<b>输入特性</b>					
输入失调电压	$V_{IP} = V_{IN} = V_{OCM} = 0\text{ V}$	-0.35	$\pm 0.06$	+0.35	mV
输入失调电压漂移	$T_{MIN}$ 至 $T_{MAX}$		1.2		$\mu\text{V}/^\circ\text{C}$
输入偏置电流		-1.6	-1.1		$\mu\text{A}$
输入偏置电流漂移	$T_{MIN}$ 至 $T_{MAX}$		-4.5		nA/ $^\circ\text{C}$
输入失调电流		-500	$\pm 50$	+500	nA
输入共模电压范围			$-V_S - 0.2$ 至 $+V_S - 1.2$		V
输入电阻	差分		33		k $\Omega$
	共模		50		M $\Omega$
输入电容			1		pF
共模抑制比(CMRR)	$\Delta V_{OS, dm}/\Delta V_{IN, cm}, \Delta V_{IN, cm} = \pm 1\text{ V}$ 直流	86	119		dB
开环增益		91	99		dB
<b>输出特性</b>					
输出电压摆幅	各单端输出	$-V_S + 0.1$ 至 $+V_S - 0.1$	$-V_S + 0.07$ 至 $+V_S - 0.07$		V
线性输出电流	$f = 1\text{ MHz}, R_{L, dm} = 22\ \Omega, \text{SFDR} = -60\text{ dBc}$		46		mA 峰值
输出平衡误差	$f = 1\text{ MHz}, \Delta V_{OUT, cm}/\Delta V_{OUT, dm}$		-65	-60	dB

# ADA4940-1/ADA4940-2

## V<sub>OCM</sub>至V<sub>OUT,cm</sub>性能

表4.

参数	测试条件/注释	最小值	典型值	最大值	单位
V <sub>OCM</sub> 动态性能					
-3 dB小信号带宽	V <sub>OUT,cm</sub> = 0.1 V p-p		36		MHz
-3 dB大信号带宽	V <sub>OUT,cm</sub> = 1 V p-p		29		MHz
压摆率	V <sub>OUT,cm</sub> = 1 V p-p		52		V/μs
输入电压噪声	f = 100 kHz		83		nV/√Hz
增益	ΔV <sub>OUT,cm</sub> /ΔV <sub>OCM</sub> ΔV <sub>OCM</sub> = ±1 V	0.99	1	1.01	V/V
V <sub>OCM</sub> 特性					
输入共模电压范围			-V <sub>S</sub> + 0.8至 +V <sub>S</sub> - 0.7		V
输入电阻			250		kΩ
失调电压	V <sub>OS,cm</sub> = V <sub>OUT,cm</sub> - V <sub>OCM</sub> ; V <sub>IP</sub> = V <sub>IN</sub> = V <sub>OCM</sub> = 0 V	-6	±1	+6	mV
输入失调电压漂移	T <sub>MIN</sub> 至 T <sub>MAX</sub>		20		μV/°C
输入偏置电流		-7	+4	+7	μA
CMRR	ΔV <sub>OS,dm</sub> /ΔV <sub>OCM</sub> ΔV <sub>OCM</sub> = ±1 V	86	100		dB

## 一般性能

表5.

参数	测试条件/注释	最小值	典型值	最大值	单位
电源					
工作范围	LFCSP	3		7	V
	SOIC	3		6	V
每个放大器的静态电流	使能	1.05	1.25	1.38	mA
静态电流漂移	T <sub>MIN</sub> 至 T <sub>MAX</sub>		4.25		μA/°C
	Disabled		13.5	28.5	μA
+PSRR	ΔV <sub>OS,dm</sub> /ΔV <sub>S</sub> ΔV <sub>S</sub> = 1 V p-p	80	90		dB
-PSRR	ΔV <sub>OS,dm</sub> /ΔV <sub>S</sub> ΔV <sub>S</sub> = 1 V p-p	80	96		dB
禁用(DISABLE引脚)					
DISABLE 输入电压	禁用		≤(-V <sub>S</sub> + 1)		V
	使能		≥(-V <sub>S</sub> + 1.8)		V
关闭时间			10		μs
开启时间			0.6		μs
每个放大器的DISABLE引脚偏置电流					
使能	DISABLE = +2.5 V		2	5	μA
禁用	DISABLE = -2.5 V	-10	-5		μA
工作温度范围		-40		+125	°C

**V<sub>S</sub> = 3 V**

除非另有说明, V<sub>OCM</sub> = 中间电源, R<sub>F</sub> = R<sub>G</sub> = 1 kΩ, R<sub>L, dm</sub> = 1 kΩ, T<sub>A</sub> = 25°C, LFCSP封装。T<sub>MIN</sub>至T<sub>MAX</sub> = -40°C至+125°C。  
(术语定义参见图61。)

**+D<sub>IN</sub>或-D<sub>IN</sub>至V<sub>OUT, dm</sub>性能**

**表6.**

参数	测试条件/注释	最小值	典型值	最大值	单位
动态性能					
-3 dB小信号带宽	V <sub>OUT, dm</sub> = 0.1 V p-p		240		MHz
	V <sub>OUT, dm</sub> = 0.1 V p-p, G = 2		200		MHz
	V <sub>OUT, dm</sub> = 0.1 V p-p, G = 5		70		MHz
-3 dB大信号带宽	V <sub>OUT, dm</sub> = 2 V p-p		24		MHz
	V <sub>OUT, dm</sub> = 2 V p-p, G = 2		20		MHz
	V <sub>OUT, dm</sub> = 2 V p-p, G = 5		17		MHz
0.1 dB平坦度带宽	V <sub>OUT, dm</sub> = 0.1 V p-p		14		MHz
压摆率	V <sub>OUT, dm</sub> = 2 V 步进		90		V/μs
0.1%建立时间	V <sub>OUT, dm</sub> = 2 V 步进		37		ns
过驱恢复时间	G = 2, V <sub>IN, dm</sub> = 3.6 V p-p, 三角波		85		ns
噪声/谐波性能					
HD2/HD3	V <sub>OUT, dm</sub> = 2 V p-p, f <sub>C</sub> = 50 kHz (HD2/HD3)		-115/-121		dBc
	V <sub>OUT, dm</sub> = 2 V p-p, f <sub>C</sub> = 1 MHz (HD2/HD3)		-104/-96		dBc
IMD3	V <sub>OUT, dm</sub> = 2 V p-p, f <sub>1</sub> = 1.9 MHz, f <sub>2</sub> = 2.1 MHz		-98		dBc
输入电压噪声	f = 100 kHz		3.9		nV/√Hz
输入电流噪声	f = 100 kHz		0.84		pA/√Hz
串扰	V <sub>OUT, dm</sub> = 2 V p-p, f <sub>C</sub> = 1 MHz		-110		dB
输入特性					
输入失调电压	V <sub>IP</sub> = V <sub>IN</sub> = V <sub>OCM</sub> = 1.5 V	-0.4	±0.06	+0.4	mV
输入失调电压漂移	T <sub>MIN</sub> 至 T <sub>MAX</sub>		1.2		μV/°C
输入偏置电流		-1.6	-1.1		μA
输入偏置电流漂移	T <sub>MIN</sub> 至 T <sub>MAX</sub>		-4.5		nA/°C
输入失调电流		-500	±50	+500	nA
输入共模电压范围			-V <sub>S</sub> - 0.2 至 +V <sub>S</sub> - 1.2		V
输入电阻	差分		33		kΩ
	共模		50		MΩ
输入电容			1		pF
共模抑制比(CMRR)	ΔV <sub>OS, dm</sub> /ΔV <sub>IN, cmr</sub> , ΔV <sub>IN, cm</sub> = ±0.25 V 直流	86	114		dB
开环增益		91	99		dB
输出特性					
输出电压摆幅	各单端输出	-V <sub>S</sub> + 0.08 至 +V <sub>S</sub> - 0.08	-V <sub>S</sub> + 0.04 至 +V <sub>S</sub> - 0.04		V
线性输出电流	f = 1 MHz, R <sub>L, dm</sub> = 26 Ω, SFDR = -60 dBc		38		mA峰值
输出平衡误差	f = 1 MHz, ΔV <sub>OUT, cm</sub> /ΔV <sub>OUT, dm</sub>		-65	-60	dB

# ADA4940-1/ADA4940-2

## $V_{OCM}$ 至 $V_{OUT,cm}$ 性能

表7.

参数	测试条件/注释	最小值	典型值	最大值	单位
$V_{OCM}$ 动态性能					
-3 dB小信号带宽	$V_{OUT,cm} = 0.1\text{ V p-p}$		36		MHz
-3 dB大信号带宽	$V_{OUT,cm} = 1\text{ V p-p}$		26		MHz
压摆率	$V_{OUT,cm} = 1\text{ V p-p}$		48		V/ $\mu\text{s}$
输入电压噪声	$f = 100\text{ kHz}$		92		nV/ $\sqrt{\text{Hz}}$
增益	$\Delta V_{OUT,cm}/\Delta V_{OCM}, \Delta V_{OCM} = \pm 0.25\text{ V}$	0.99	1	1.01	V/V
$V_{OCM}$ 特性					
输入共模电压范围			$-V_S + 0.8$ to $+V_S - 0.7$		V
输入电阻			250		k $\Omega$
失调电压	$V_{OS,cm} = V_{OUT,cm} - V_{OCM}, V_{IP} = V_{IN} = V_{OCM} = 1.5\text{ V}$	-7	$\pm 1$	+7	mV
输入失调电压漂移	$T_{MIN}$ 至 $T_{MAX}$		20		$\mu\text{V}/^\circ\text{C}$
输入偏置电流		-5	+1	+5	$\mu\text{A}$
CMRR	$\Delta V_{OS,dm}/\Delta V_{OCM}, \Delta V_{OCM} = \pm 0.25\text{ V}$	80	100		dB

## 一般性能

表8.

参数	测试条件/注释	最小值	典型值	最大值	单位
电源					
工作范围	LFCSP	3		7	V
	SOIC	3		6	V
每个放大器的静态电流	使能	1	1.18	1.33	mA
	$T_{MIN}$ 至 $T_{MAX}$		4.25		$\mu\text{A}/^\circ\text{C}$
	禁用		7	22	$\mu\text{A}$
+PSRR	$\Delta V_{OS,dm}/\Delta V_{sr}, \Delta V_{sr} = 0.25\text{ V p-p}$	80	90		dB
-PSRR	$\Delta V_{OS,dm}/\Delta V_{sr}, \Delta V_{sr} = 0.25\text{ V p-p}$	80	96		dB
DISABLE (DISABLE引脚)					
DISABLE 输入电压	Disabled		$\leq (-V_S + 1)$		V
	Enabled		$\geq (-V_S + 1.8)$		V
关闭时间			16		$\mu\text{s}$
开启时间			0.6		$\mu\text{s}$
每个放大器的DISABLE引脚偏置电流					
使能	$\overline{\text{DISABLE}} = +3\text{ V}$		0.3	1	$\mu\text{A}$
禁用	$\overline{\text{DISABLE}} = 0\text{ V}$	-6	-3		$\mu\text{A}$
工作温度范围		-40		+125	$^\circ\text{C}$

## 绝对最大额定值

表9.

参数	额定值
电源电压	8 V
$V_{OCM}$	$\pm V_S$
差分输入电压	1.2 V
工作温度范围	-40°C 至 +125°C
存储温度范围	-65°C 至 +150°C
引脚温度(焊接, 10秒)	300°C
结温	150°C
ESD	
场感应充电器件模型(FICDM)	1250 V
人体模型(HBM)	2000 V

注意, 超出上述绝对最大额定值可能会导致器件永久性损坏。这只是额定最值, 并不能以这些条件或者在任何其它超出本技术规范操作章节中所示规格的条件下, 推断器件能否正常工作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

### 热阻

$\theta_{JA}$  针对最差条件, 即在静止空气中焊接在电路板上的器件。

表10.

封装类型	$\theta_{JA}$	单位
8-Lead SOIC (Single)/4-Layer Board	158	°C/W
16-Lead LFCSP (Single)/4-Layer Board	91.3	°C/W
24-Lead LFCSP (Dual)/4-Layer Board	65.1	°C/W

### 最大功耗

ADA4940-1/ ADA4940-2封装内的最大安全功耗受限于相应的芯片结温( $T_j$ )的升高情况。达到玻璃化转变温度150°C左右时, 塑料的特性会发生改变。即使只是暂时超过这一温度限值也有可能改变封装对芯片作用的应力, 从而永久性地转变ADA4940-1/ADA4940-2的参数性能。长时间超过150°C的结温会导致芯片器件出现变化, 因而可能造成故障。

封装的功耗( $P_D$ )为静态功耗与封装中所有输出的负载驱动所导致的功耗之和, 而静态功耗则为电源引脚之间的电压( $\pm V_S$ )乘以静态电流( $I_S$ )。负载电流由流至负载的差分电流和共模电流构成, 同时包括流经外部反馈网络和内部共模反馈环路的电流。共模反馈环路中使用的内部电阻抽头在输出端应用一个可忽略不计的差分负载。处理交流信号时, 应考虑均方根电压和电流。

气流会降低 $\theta_{JA}$ 。此外, 更多金属直接与金属走线的封装引脚、通孔、接地和电源层接触, 这同样可降低 $\theta_{JA}$ 。

图3显示在JEDEC标准4层板上, 8引脚SOIC( $\theta_{JA} = 158^\circ\text{C/W}$ , 单通道)、16引脚LFCSP( $\theta_{JA} = 91.3^\circ\text{C/W}$ , 单通道)和24引脚LFCSP( $\theta_{JA} = 65.1^\circ\text{C/W}$ , 双通道)三种封装的最大安全功耗与环境温度的关系。 $\theta_{JA}$ 值均为近似值

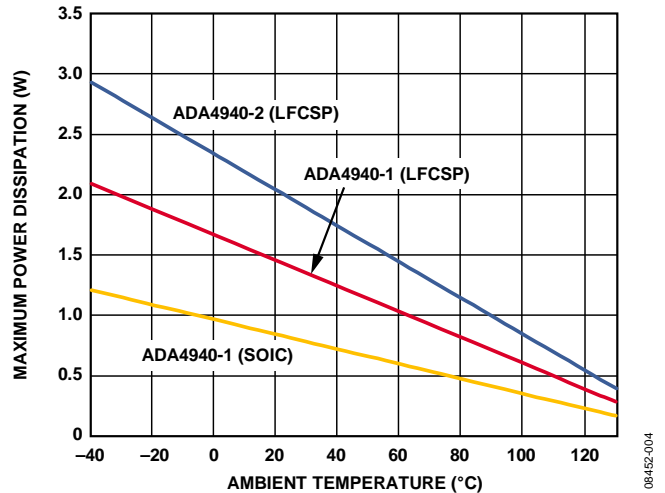


图3. 最大安全功耗与环境温度的关系

### ESD警告

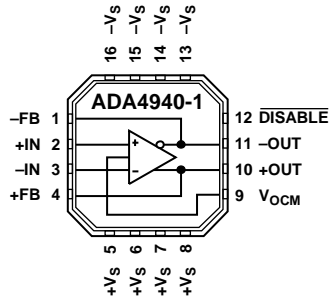


#### ESD(静电放电)敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路, 但在遇到高能量ESD时, 器件可能会损坏。因此, 应当采取适当的ESD防范措施, 以避免器件性能下降或功能丧失。

# ADA4940-1/ADA4940-2

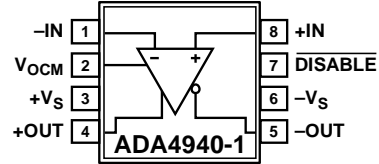
## 引脚配置和功能描述



NOTES  
1. CONNECT THE EXPOSED PAD TO  $-V_S$  OR GROUND.

08452-101

图4. ADA4940-1引脚配置(16引脚LFCSP)



08452-003

图5. ADA4940-1引脚配置(SOIC)

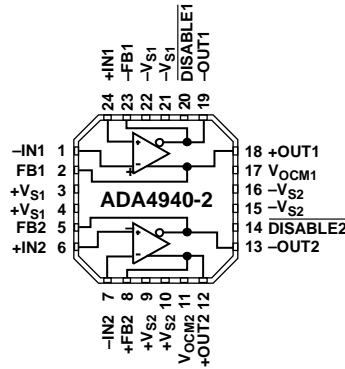
表11. ADA4940-1引脚功能描述(16引脚LFCSP)

引脚编号	引脚名称	描述
1	-FB	反馈器件连接的负输出。
2	+IN	正输入求和节点。
3	-IN	负输入求和节点。
4	+FB	反馈器件连接的正输出。
5 至 8	+V <sub>S</sub>	正电源电压。
9	V <sub>OCM</sub>	输出共模电压。
10	+OUT	负载连接的正输出。
11	-OUT	负载连接的负输出。
12	DISABLE	禁用引脚。
13 至 16	-V <sub>S</sub> 裸露 焊盘 (EPAD)	负电源电压。 裸露焊盘应接-V <sub>S</sub> 或地。

表12. ADA4940-1引脚功能描述(8引脚SOIC)

引脚编号	引脚名称	描述
1	-IN	负输入求和节点。
2	V <sub>OCM</sub>	输出共模电压。
3	+V <sub>S</sub>	正电源电压。
4	+OUT	负载连接的正输出。
5	-OUT	负载连接的负输出。
6	-V <sub>S</sub>	负电源电压。
7	DISABLE	禁用引脚。
8	+IN	正输入求和节点。





NOTES  
1. CONNECT THE EXPOSED PAD TO  $-V_S$  OR GROUND.

08452-102

图6. ADA4940-2引脚配置(24引脚LFCSP)

表13. ADA4940-2引脚功能描述(24引脚LFCSP)

引脚编号	引脚名称	描述
1	-IN1	负输入求和节点1。
2	+FB1	正输出反馈引脚1。
3, 4	+V <sub>S1</sub>	正电源电压1。
5	-FB2	负输出反馈引脚2。
6	+IN2	正输入求和节点2。
7	-IN2	负输入求和节点2。
8	+FB2	正输出反馈引脚2。
9, 10	+V <sub>S2</sub>	正电源电压2。
11	V <sub>OCM2</sub>	输出共模电压2。
12	+OUT2	正输出2。
13	-OUT2	负输出2。
14	DISABLE2	禁用引脚2。
15, 16	-V <sub>S2</sub>	负电源电压2。
17	V <sub>OCM1</sub>	输出共模电压1。
18	+OUT1	正输出1。
19	-OUT1	负输出1。
20	DISABLE1	禁用引脚1。
21, 22	-V <sub>S1</sub>	负电源电压1。
23	-FB1	负输出反馈引脚1。
24	+IN1	正输入求和节点1。
	裸露焊盘(EPAD)	裸露焊盘应接 $-V_S$ 或地。

# ADA4940-1/ADA4940-2

## 典型性能参数

除非另有说明,  $T_A = 25^\circ\text{C}$ ,  $V_S = \pm 2.5\text{V}$ ,  $G = 1$ ,  $R_F = R_G = 1\text{k}\Omega$ ,  $R_T = 52.3\ \Omega$ (使用时),  $R_L = 1\text{k}\Omega$ 。

测试电路参见图59和图60。

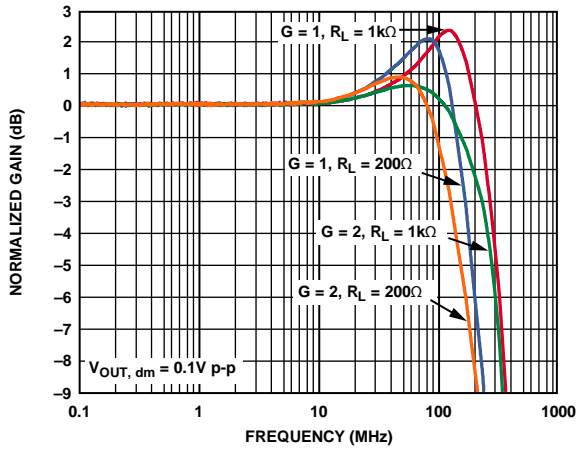


图7. 不同增益和负载下的小信号频率响应(LFCSP)

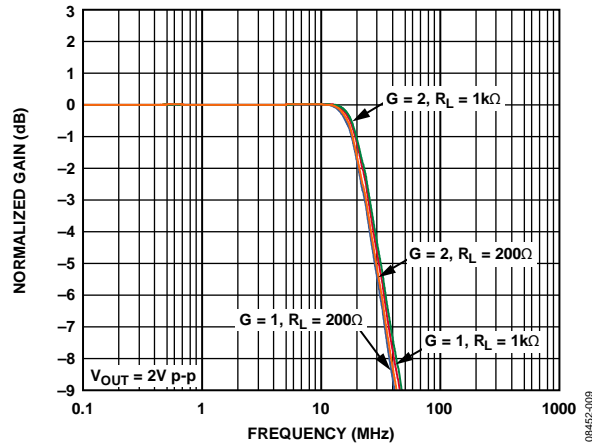


图10. 不同增益和负载下的大信号频率响应

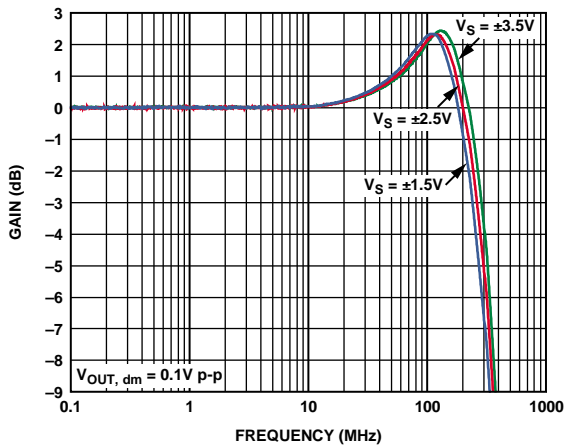


图8. 不同电源下的小信号频率响应(LFCSP)

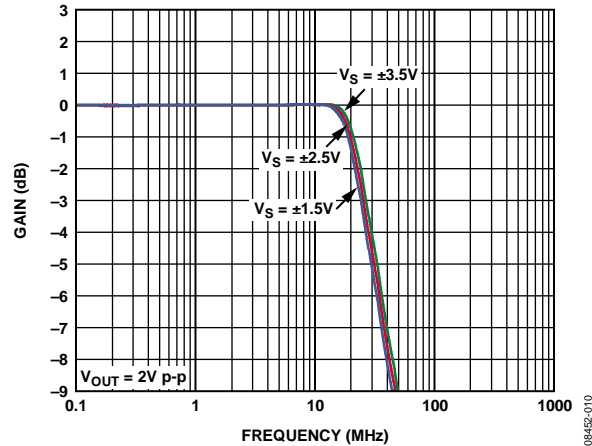


图11. 不同电源下的大信号频率响应

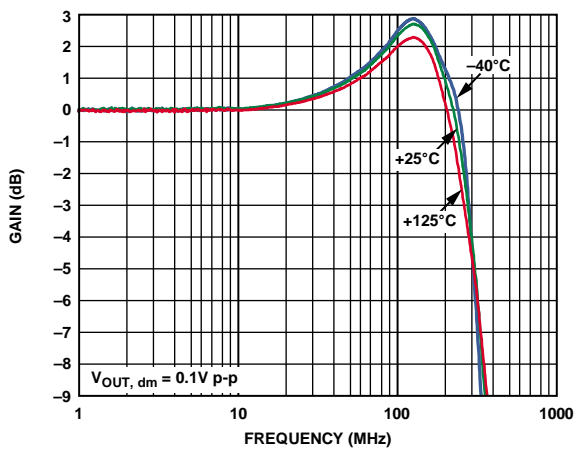


图9. 不同温度下的小信号频率响应(LFCSP)

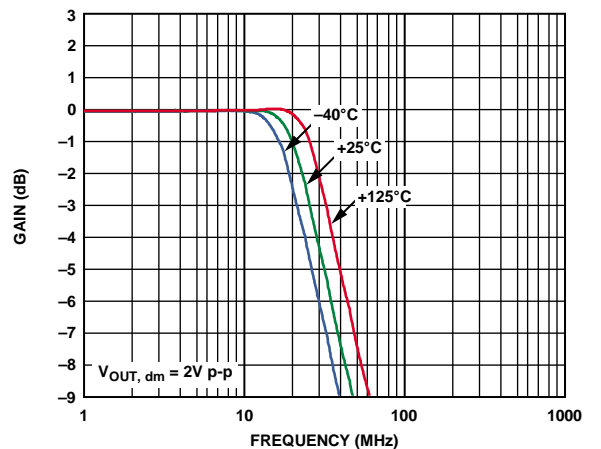


图12. 不同温度下的大信号频率响应

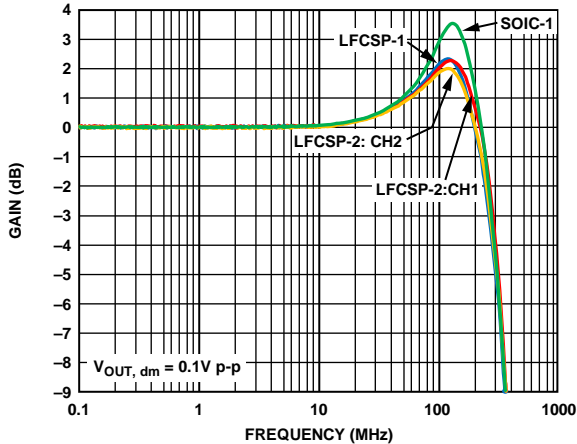


图13. 不同封装下的小信号频率响应

08452-012

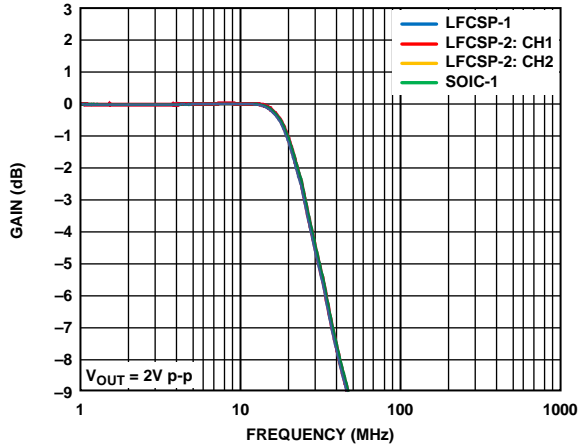


图16. 不同封装下的大信号频率响应

08452-015

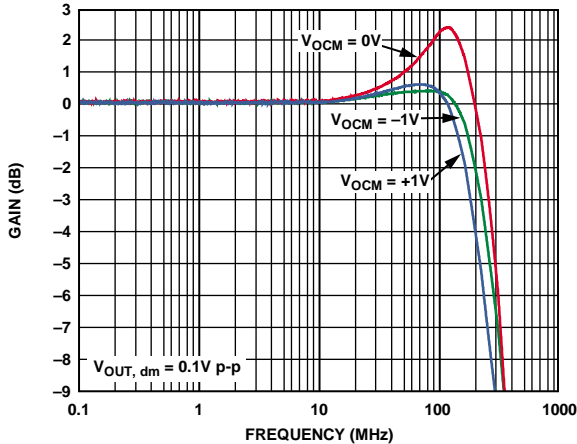


图14. 不同V<sub>OCM</sub>电平下的小信号频率响应(LFCSP)

08452-013

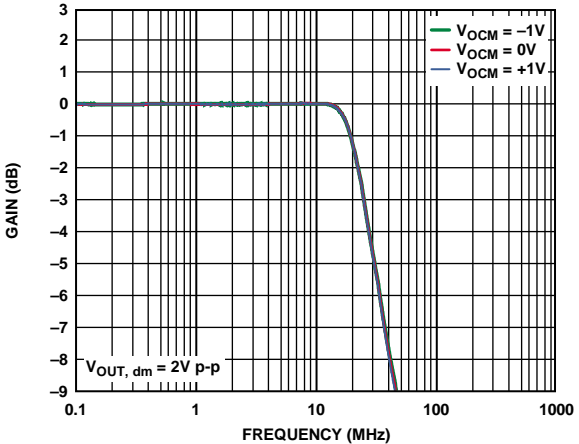


图17. 不同V<sub>OCM</sub>电平下的大信号频率响应

08452-016

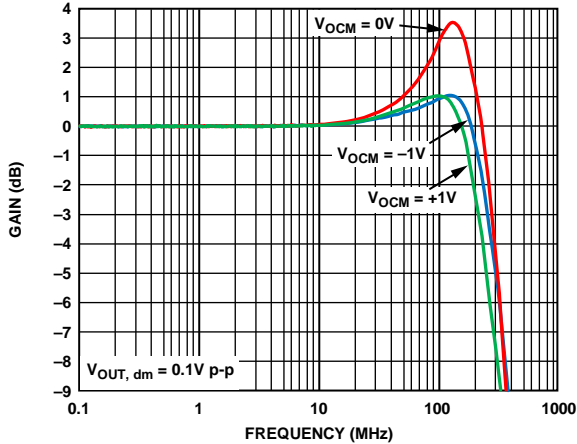


图15. 不同V<sub>OCM</sub>下的小信号频率响应(SOIC)

08452-205

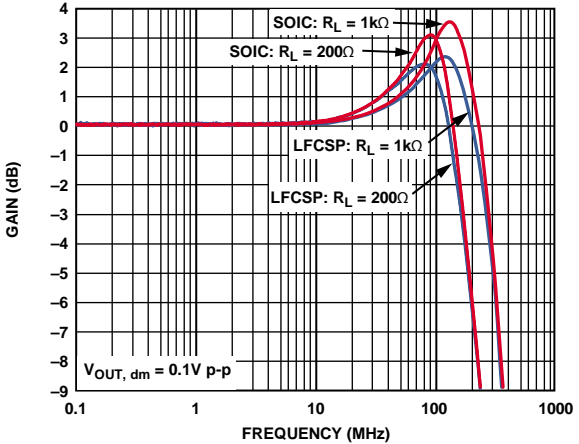


图18. 不同封装和负载下的小信号频率响应

08452-203

# ADA4940-1/ADA4940-2

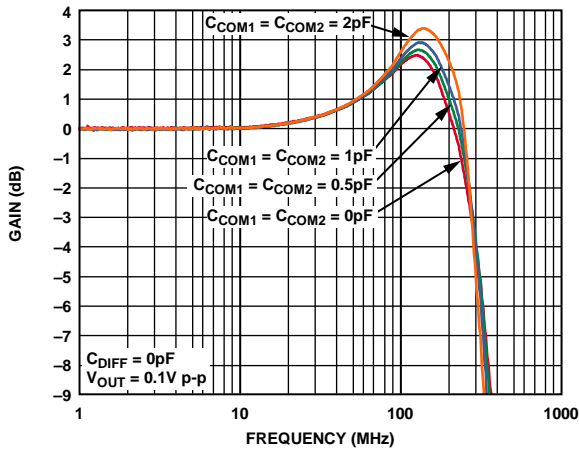


图19. 不同容性负载下的小信号频率响应(LFCSP)

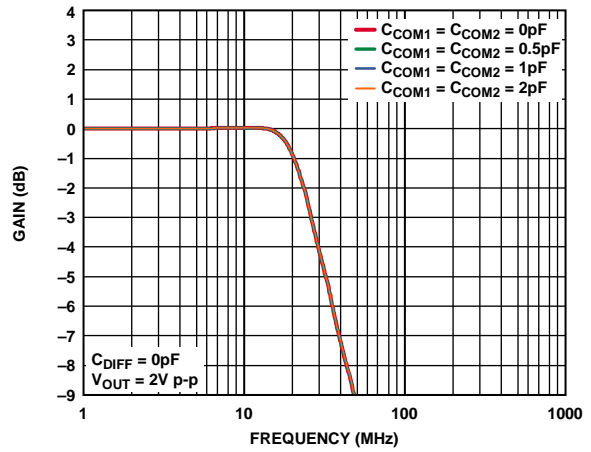


图22. 不同容性负载下的大信号频率响应

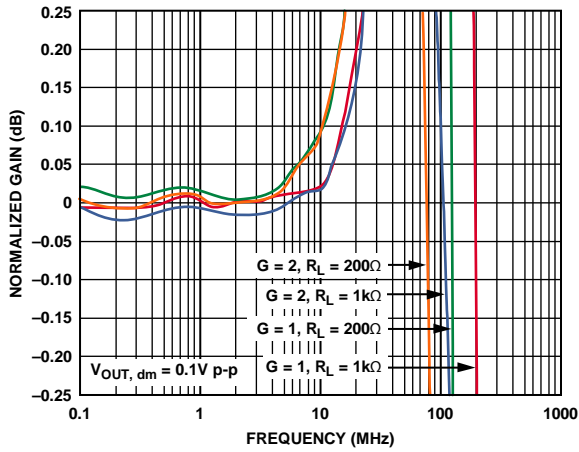


图20. 不同增益和负载下的0.1 dB平坦度小信号频率响应(LFCSP)

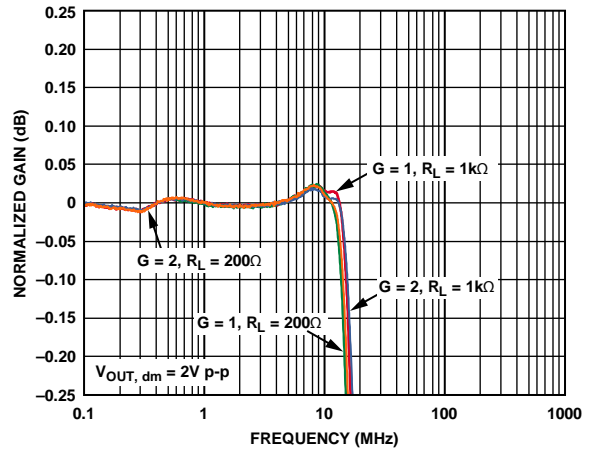


图23. 不同增益和负载下的0.1 dB平坦度大信号频率响应

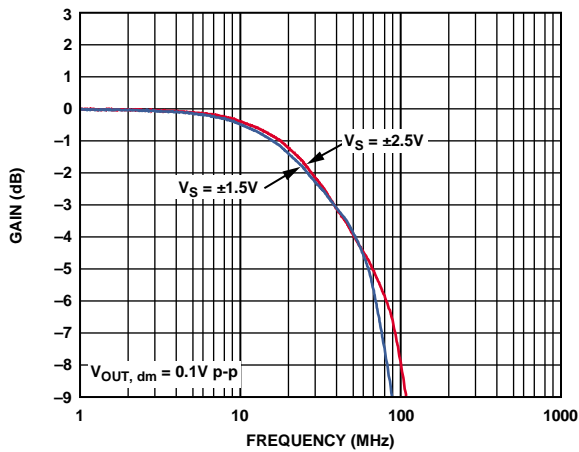


图21. 不同电源下的 $V_{OCM}$ 小信号频率响应

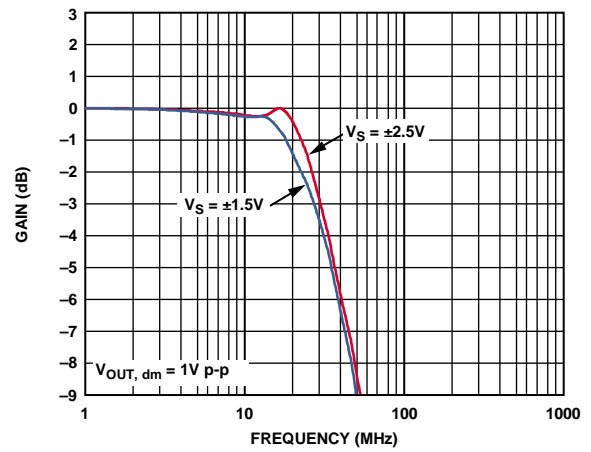


图24. 不同电源下的 $V_{OCM}$ 大信号频率响应

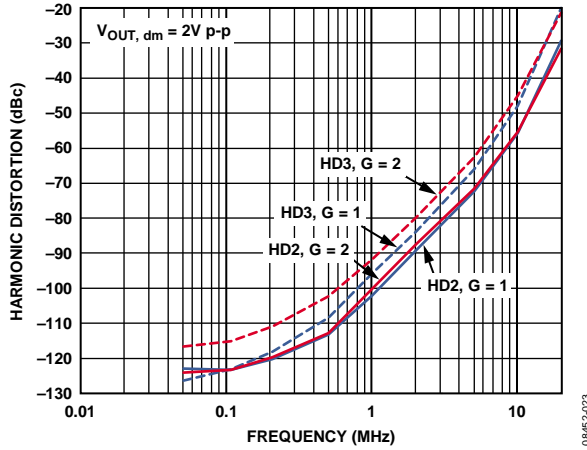


图25. 不同增益下谐波失真与频率的关系(LFCSP)

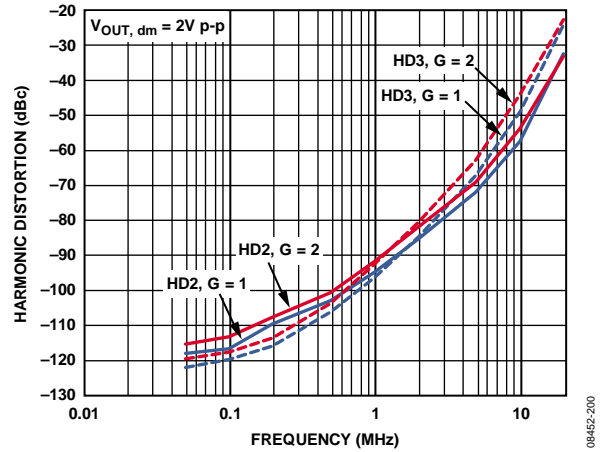


图28. 谐波失真与频率和增益的关系(SOIC)

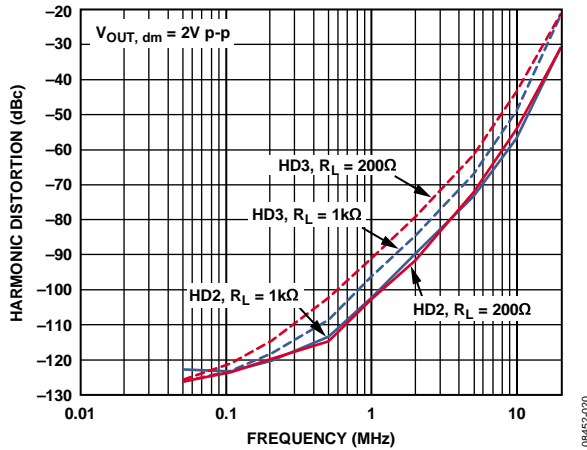


图26. 不同负载下谐波失真与频率的关系(LFCSP)

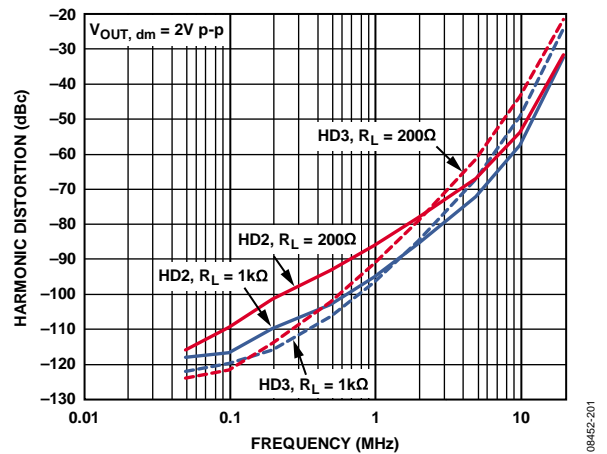


图29. 不同负载下谐波失真与频率的关系(SOIC)

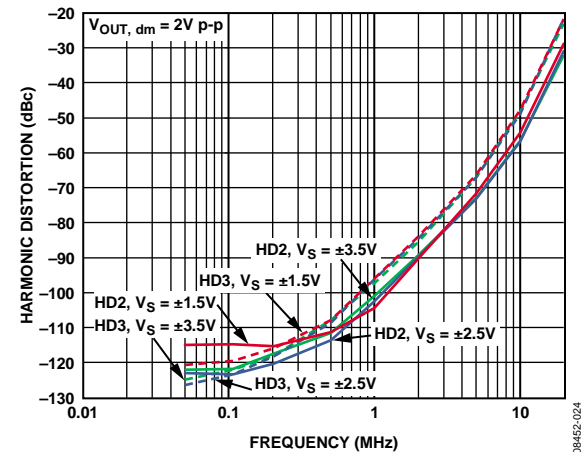


图27. 不同电源下谐波失真与频率的关系(LFCSP)

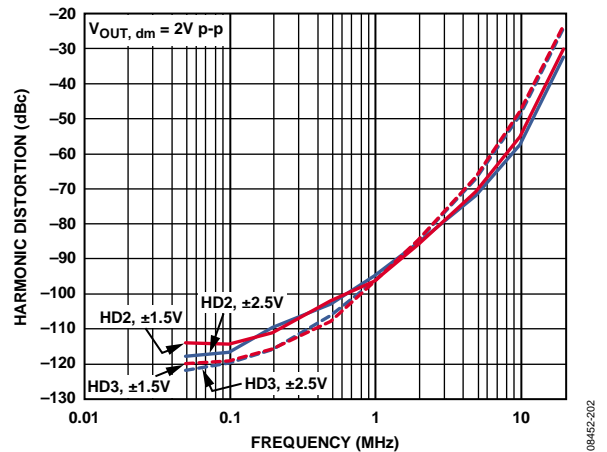


图30. 不同电源下谐波失真与频率的关系(SOIC)

# ADA4940-1/ADA4940-2

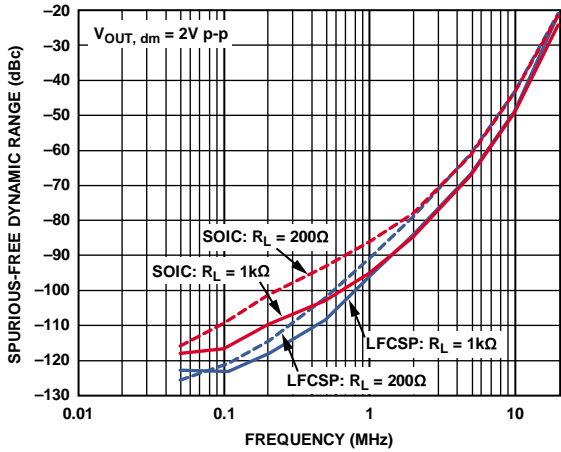


图31. 无杂散动态范围与频率的关系  
( $R_L = 200\ \Omega$ 且 $R_L = 1\text{k}\Omega$ )

08452-030

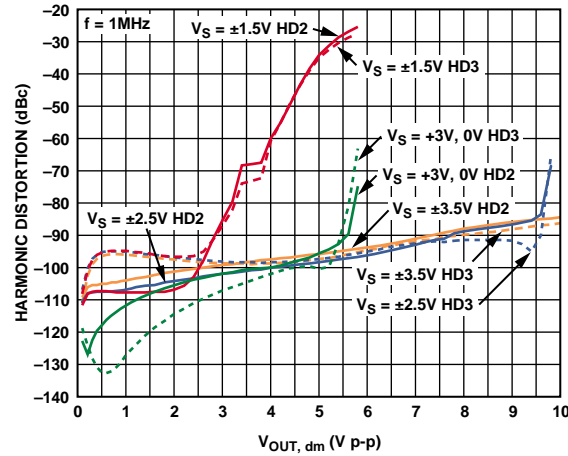


图34. 不同电源下谐波失真与 $V_{OUT, dm}$ 的关系  
(LFCSP,  $f = 1\text{ MHz}$ )

08452-027

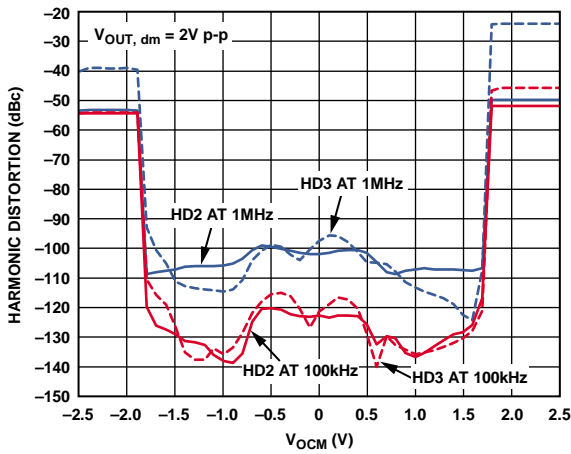


图32. 100 kHz和1 MHz,  $\pm 2.5\text{ V}$ 电源下谐波失真与 $V_{OCM}$ 的关系(LFCSP)

08452-025

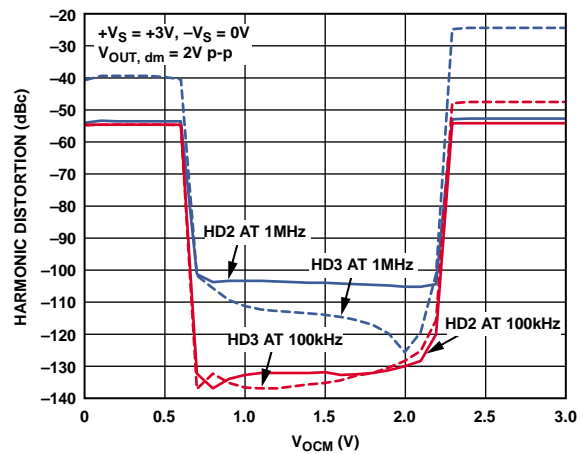


图35. 100 kHz和1 MHz, 3 V电源下谐波失真与 $V_{OCM}$ 的关系(LFCSP)

08452-028

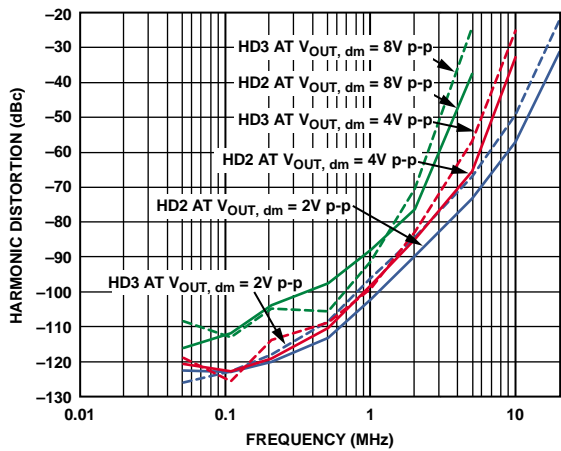


图33. 不同 $V_{OUT, dm}$ 下谐波失真与频率的关系(LFCSP)

08452-026

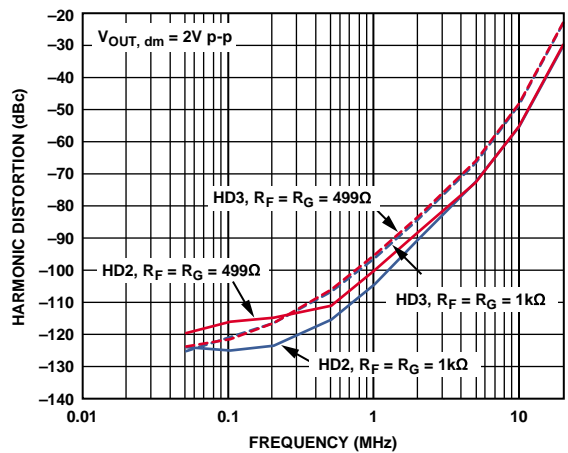


图36. 不同 $R_F$ 和 $R_G$ 下谐波失真与频率的关系(LFCSP)

08452-029

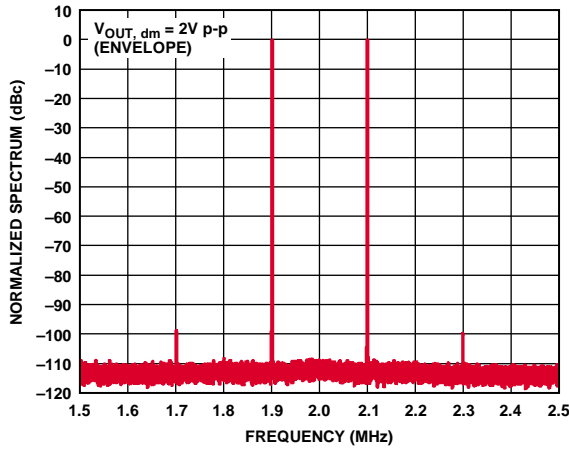


图37. 2 MHz交调失真(LFCSP)

08452-033

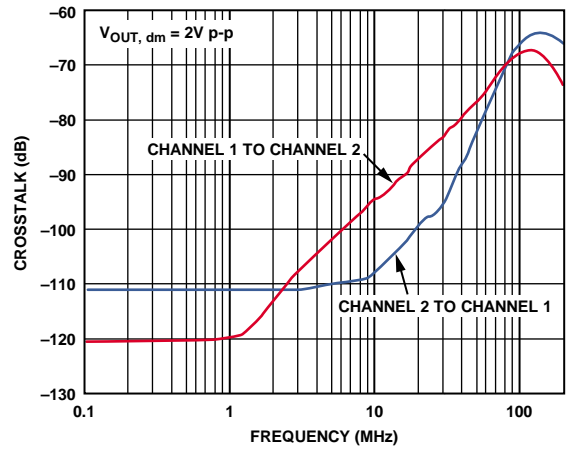


图40. ADA4940-2串扰与频率的关系

08452-039

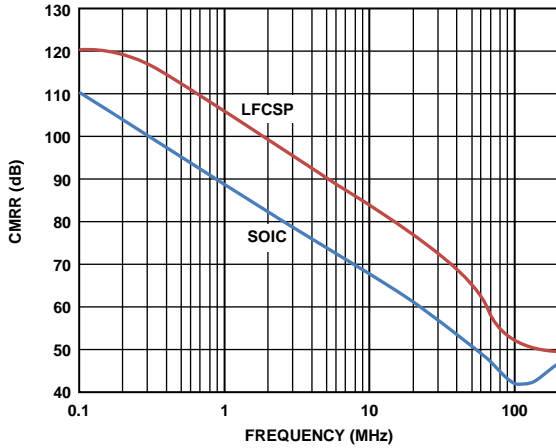


图38. CMRR与频率的关系

08452-100

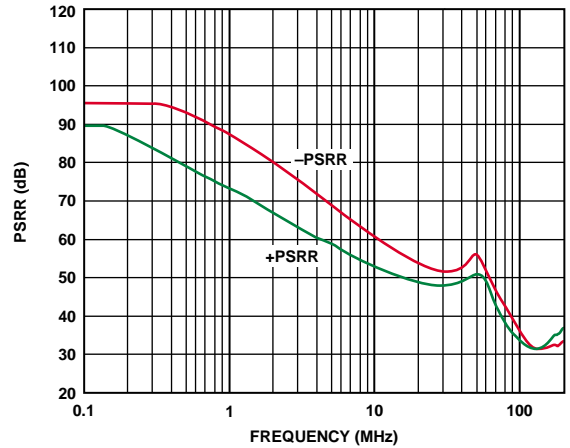


图41. PSRR与频率的关系

08452-034

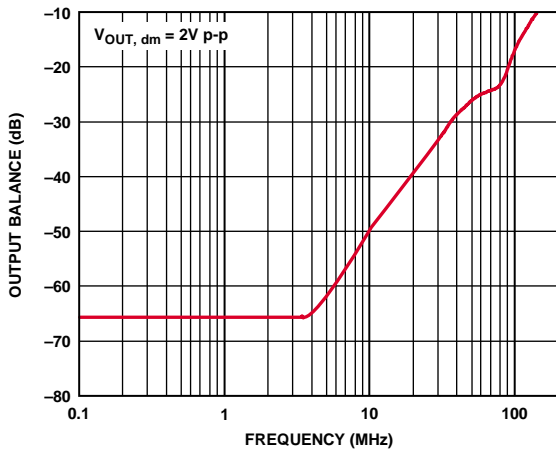


图39. 输出平衡与频率的关系

08452-032

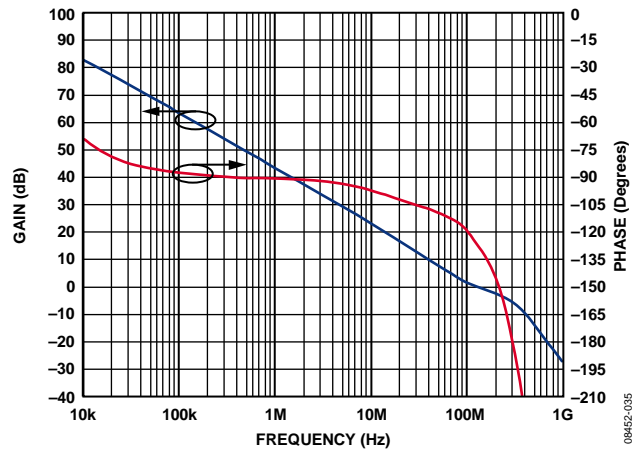


图42. 开环增益和相位与频率的关系

08452-035

# ADA4940-1/ADA4940-2

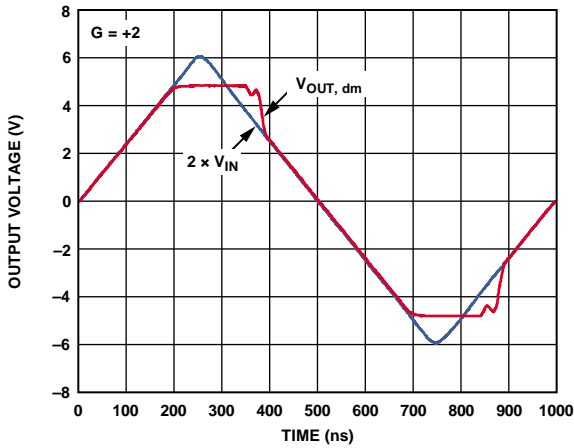


图43. 输出过驱恢复( $G = 2$ )

08452-041

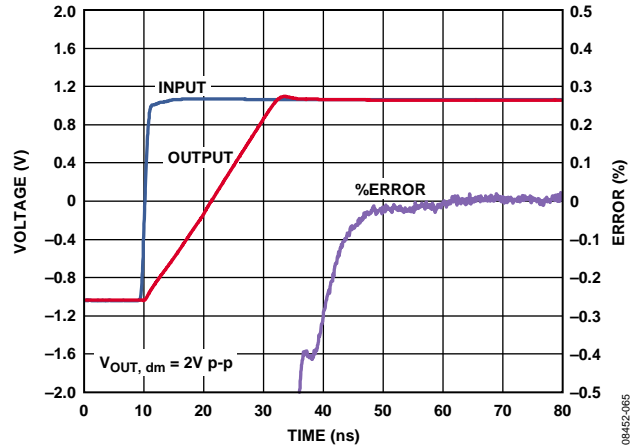


图46. 0.1%建立时间

08452-065

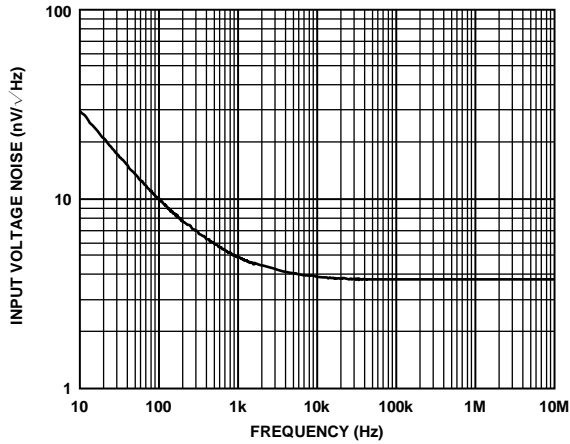


图44. 折合到输入端的电压噪声频谱密度

08452-037

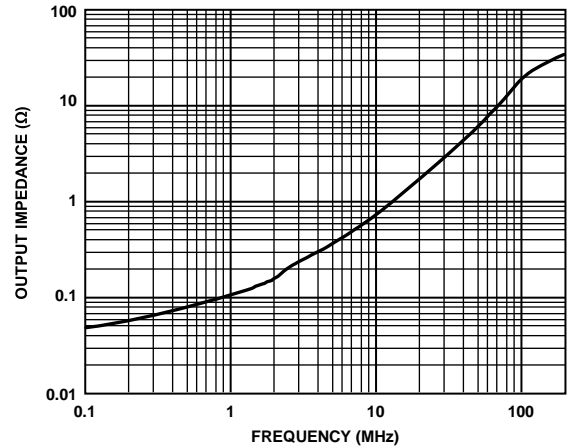


图47. 闭环输出阻抗幅度与频率的关系( $G = 1$ )

08452-040

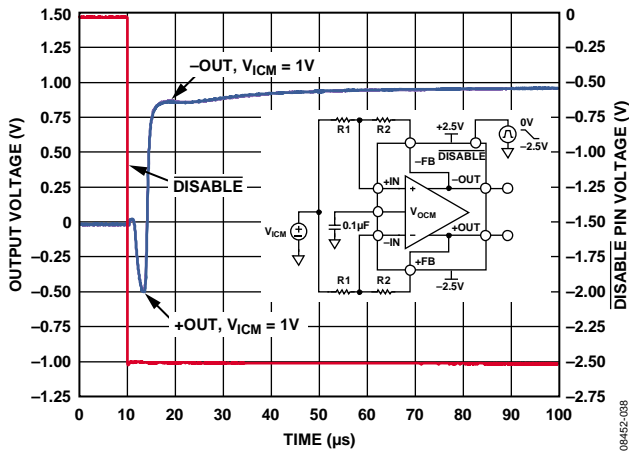


图45. DISABLE引脚关闭时间

08452-038

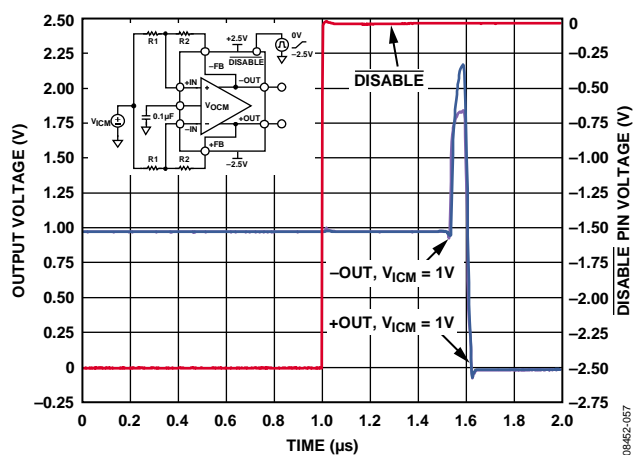


图48. DISABLE引脚开启时间

08452-057



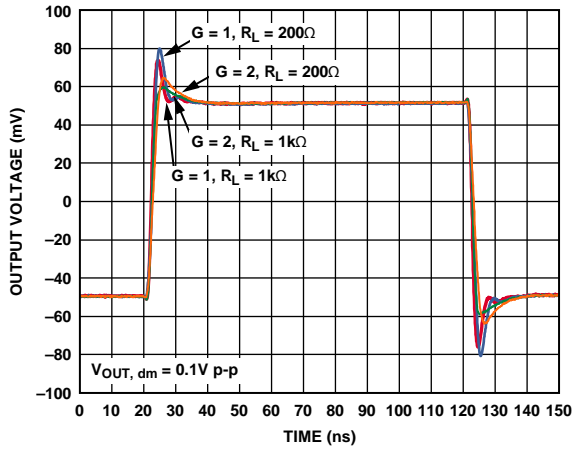


图49. 不同增益和负载下的小信号瞬态响应(LFCSP)

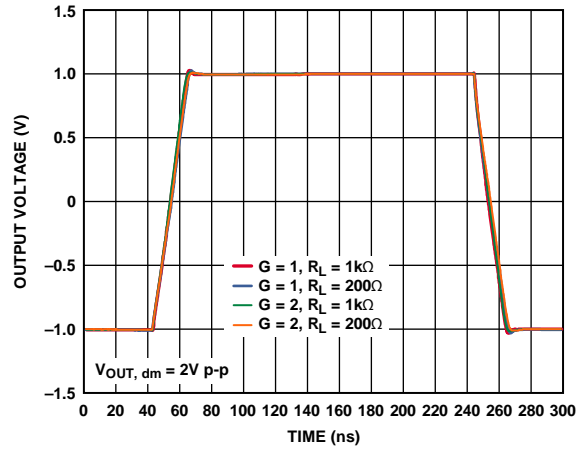


图52. 不同增益和负载下的大信号瞬态响应

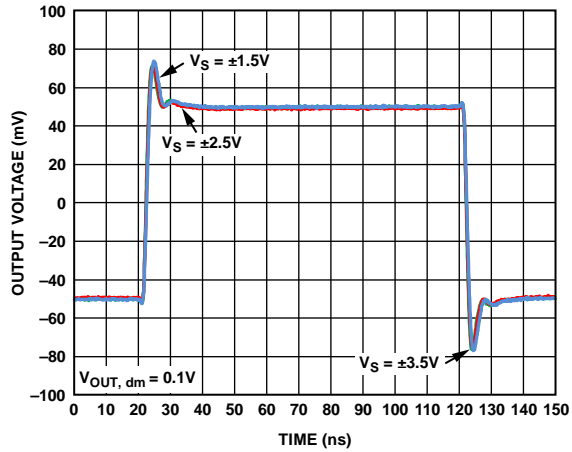


图50. 不同电源下的小信号瞬态响应(LFCSP)

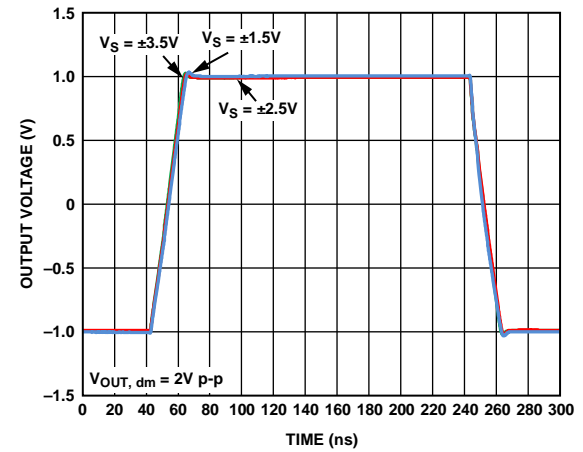


图53. 不同电源下的大信号瞬态响应

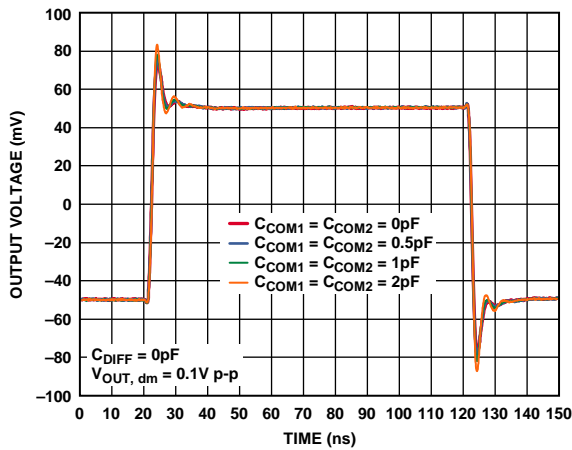


图51. 不同容性负载下的小信号瞬态响应(LFCSP)

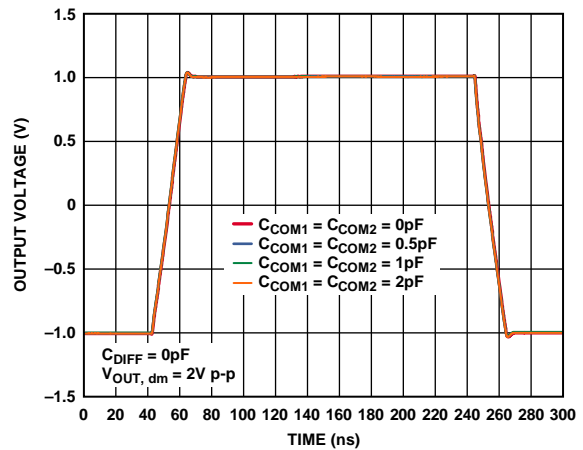


图54. 不同容性负载下的大信号瞬态响应

# ADA4940-1/ADA4940-2

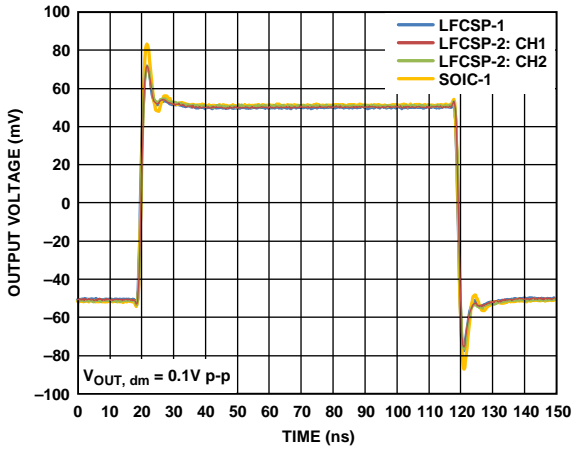


图55. 不同封装下的小信号瞬态响应( $C_L = 0$  pF)

08452-204

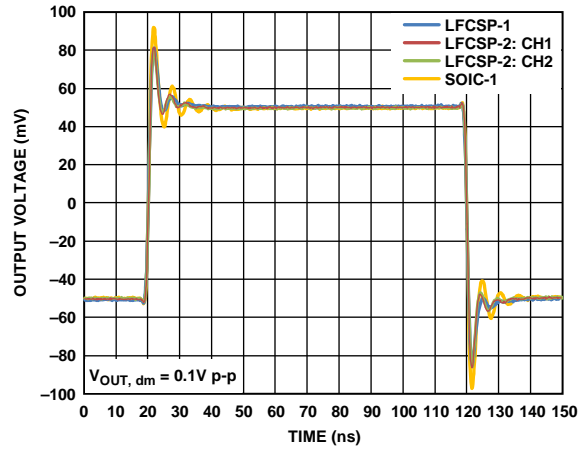


图57. 不同封装下的小信号瞬态响应( $C_L = 2$  pF)

08452-206

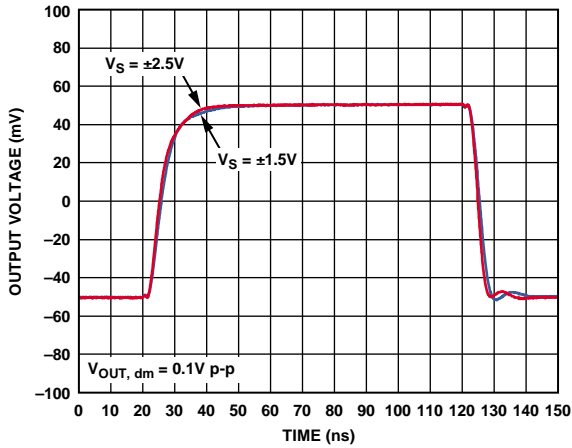


图56.  $V_{OCM}$  小信号瞬态响应

08452-048

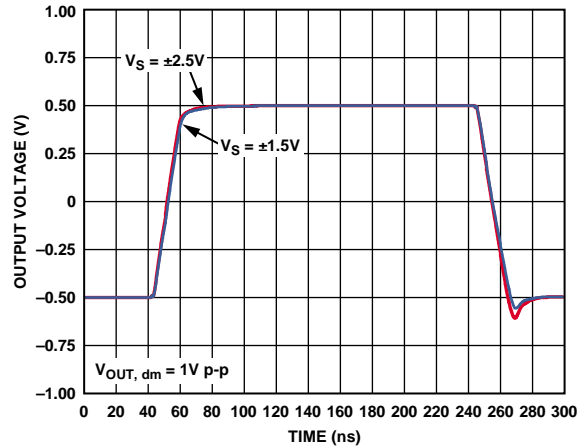


图58.  $V_{OCM}$  大信号瞬态响应

08452-063

测试电路

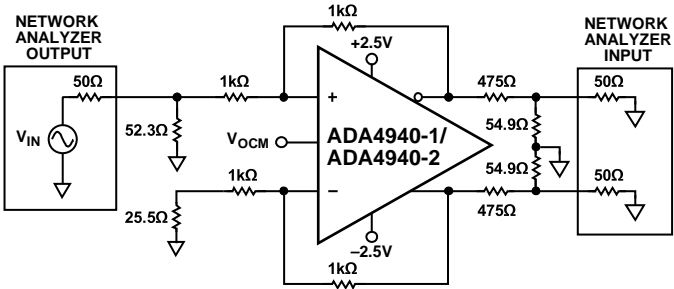


图59. 等效基本测试电路

08462-087

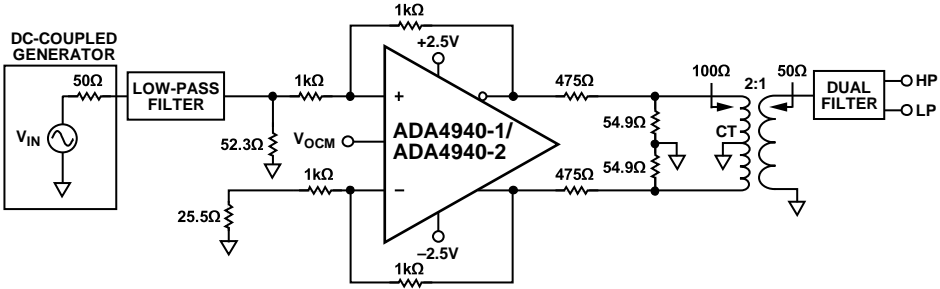


图60. 失真测量的测试电路

08462-056

## 术语 术语定义

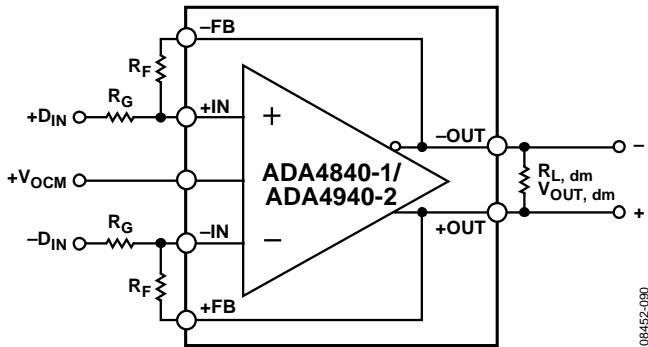


图61. 电路定义

### 差分电压

差分电压指两个节点电压之差。例如，差分输出电压(亦称输出差模电压)定义为：

$$V_{OUT, dm} = (V_{+OUT} - V_{-OUT})$$

其中， $V_{+OUT}$ 和 $V_{-OUT}$ 分别指+OUT引脚和-OUT引脚相对于同一基准电压的电压。

类似地，差分输入电压定义为：

$$V_{IN, dm} = (+D_{IN} - (-D_{IN}))$$

### 共模电压(CMV)

CMV指两个节点电压的平均值。输出共模电压定义为

$$V_{OUT, cm} = (V_{+OUT} + V_{-OUT})/2$$

类似地，输入共模电压定义为：

$$V_{IN, cm} = (+D_{IN} + (-D_{IN}))/2$$

### 共模失调电压

共模失调电压定义为施加于 $V_{OCM}$ 引脚的电压与共模输出电压之差。

$$V_{OS, cm} = V_{OUT, cm} - V_{OCM}$$

### 差分 $V_{OS}$ 、差分CMRR和 $V_{OCM}$ CMRR

差模和共模电压各自均有自身的误差源。差分失调( $V_{OS, dm}$ )为放大器+IN和-IN引脚之间的电压误差。差分CMRR反映 $V_{OS, dm}$ 随+DIN和-DIN输入引脚上共模电压变化而发生的变化情况。

$$CMRR_{DIFF} = \frac{\Delta V_{IN, cm}}{\Delta V_{OS, dm}}$$

$V_{OCM}$  CMRR则反映 $V_{OS, dm}$ 随输出引脚上共模电压变化而发生的变化情况。

$$CMRR_{V_{OCM}} = \frac{\Delta V_{OCM}}{\Delta V_{OS, dm}}$$

### 平衡

平衡是衡量差分信号的幅度匹配情况；差分信号的相位恰好相差180°。根据这种定义，输出平衡等于输出共模电压的幅度除以输出差模电压的幅度。

$$Output\ Balance\ Error = \left| \frac{V_{OUT, cm}}{V_{OUT, dm}} \right|$$

## 工作原理

ADA4940-1/ADA4940-2为高速、低功耗差分放大器，采用ADI公司先进的介质隔离SiGe双极性工艺制造。这两款器件可针对差分或单端输入信号提供两路严格平衡的差分输出响应。差分增益由类似于电压反馈运算放大器的外部反馈网络设置。输出共模电压与输入共模电压无关，而是由 $V_{OCM}$ 引脚处的外部电压设置。PNP输入级允许输入共模电压介于负电源电压和低于正电源电压1.2 V之间。轨到轨输出级提供宽输出电压范围。 $\overline{DISABLE}$ 引脚可用于将放大器的电源电流降至13.5  $\mu$ A。

图62所示为ADA4940-1/ADA4940-2架构。差分反馈环路包括差分跨导 $G_{DIFF}$ ，由通过 $G_O$ 输出缓冲器和 $R_F/R_G$ 反馈网络组成。共模反馈环路则由两个差分输出端上的分压器建立而成。分压器构成输出中点电压和共模跨导 $G_{CM}$ 。

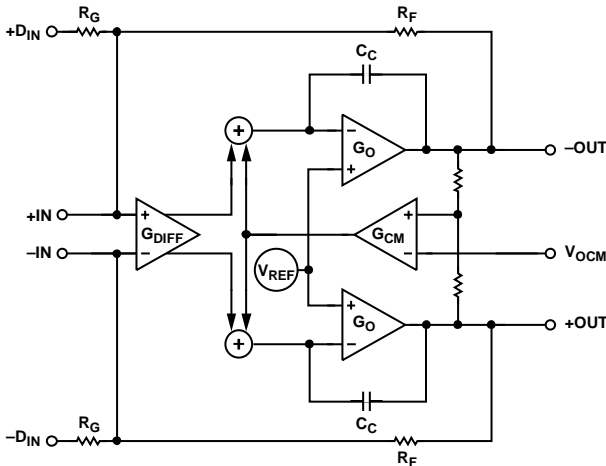


图62. ADA4940-1/ADA4940-2架构模块

差分反馈环路迫使+IN和-IN处的电压彼此相等。根据这个事实，可得到以下关系式：

$$\frac{+D_{IN}}{R_G} = -\frac{V_{-OUT}}{R_F}$$

$$\frac{-D_{IN}}{R_G} = -\frac{V_{+OUT}}{R_F}$$

以上公式相减即可得到用于设置差分增益的 $R_F$ 和 $R_G$ 之间的关系式。

$$(V_{+OUT} - V_{-OUT}) = (+D_{IN} - (-D_{IN})) \times \frac{R_F}{R_G}$$

共模反馈环路驱动输出共模电压，在输出分压器的中点采样时该电压等于 $V_{OCM}$ 处的电压。这样便可得到如下关系式：

$$V_{+OUT} = V_{OCM} + \frac{V_{OUT,dm}}{2}$$

$$V_{-OUT} = V_{OCM} - \frac{V_{OUT,dm}}{2}$$

注意，差分放大器的求和点输入电压+IN和-IN由输出电压和输入电压共同设置。

$$V_{+IN} = +D_{IN} \left( \frac{R_F}{R_F + R_G} \right) + V_{-OUT} \left( \frac{R_G}{R_F + R_G} \right)$$

$$V_{-IN} = -D_{IN} \left( \frac{R_F}{R_F + R_G} \right) + V_{+OUT} \left( \frac{R_G}{R_F + R_G} \right)$$

# ADA4940-1/ADA4940-2

## 应用信息

### 应用电路分析

ADA4940-1/ADA4940-2使用开环增益和负反馈来强制设定其差分与共模输出电压，使差分与共模误差电压降到最低。差分误差电压定义为差分输入+IN和-IN之间的电压(见图61)。在多数应用中，可以假设此电压为0。同样，实际输出共模电压与 $V_{OCM}$ 上的电压之差也可以假设为0。从这两个假设出发，可以任意分析任何应用电路。

### 设置闭环增益

图61所示电路的差模增益可由下式决定：

$$\left| \frac{V_{OUT, dm}}{V_{IN, dm}} \right| = \frac{R_F}{R_G}$$

假定各端的输入电阻( $R_G$ )和反馈电阻( $R_F$ )相等。

### 估算输出噪声电压

ADA4940-1/ADA4940-2的差分输出噪声可以用图63中的噪声模型估算。折合到输入端的噪声电压密度 $v_{nIN}$ 以差分输入建模，噪声电流 $i_{nIN-}$ 和 $i_{nIN+}$ 出现在每个输入与地之间。假定噪声电流相等，并在增益和反馈电阻的并联组合上产生电压。 $V_{OCM}$ 引脚的噪声电压密度为 $v_{nCM}$ 。四个电阻每个产生 $(4kTR_x)^{1/2}$ 的噪声。表14总结了输入噪声源、倍增系数和折合到输出端噪声密度项。欲了解更多噪声计算信息，请转至“ADI公司差分放大器计算工具(DiffAmpCalc™)”，然后单击ADIDiffAmpCalculator.zip并按照屏幕上的提示操作。

表14. 输出噪声电压密度计算

输入噪声源	输入噪声项	输入噪声电压密度	输出倍增因子	折合到输出端的噪声电压密度项
差分输入	$V_{nIN}$	$V_{nIN}$	$G_N$	$V_{nO1} = G_N (v_{nIN})$
反相输入	$i_{nIN-}$	$i_{nIN-} \times (R_{G2}    R_{F2})$	$G_N$	$V_{nO2} = G_N [i_{nIN-} \times (R_{G2}    R_{F2})]$
同相输入	$i_{nIN+}$	$i_{nIN+} \times (R_{G1}    R_{F1})$	$G_N$	$V_{nO3} = G_N [i_{nIN+} \times (R_{G1}    R_{F1})]$
$V_{OCM}$ 输入	$V_{nCM}$	$V_{nCM}$	$G_N (\beta_1 - \beta_2)$	$V_{nO4} = G_N (\beta_1 - \beta_2) (v_{nCM})$
增益电阻 $R_{G1}$	$V_{nRG1}$	$(4kTR_{G1})^{1/2}$	$G_N (1 - \beta_2)$	$V_{nO5} = G_N (1 - \beta_2) (4kTR_{G1})^{1/2}$
增益电阻 $R_{G2}$	$V_{nRG2}$	$(4kTR_{G2})^{1/2}$	$G_N (1 - \beta_1)$	$V_{nO6} = G_N (1 - \beta_1) (4kTR_{G2})^{1/2}$
反馈电阻 $R_{F1}$	$V_{nRF1}$	$(4kTR_{F1})^{1/2}$	1	$V_{nO7} = (4kTR_{F1})^{1/2}$
反馈电阻 $R_{F2}$	$V_{nRF2}$	$(4kTR_{F2})^{1/2}$	1	$V_{nO8} = (4kTR_{F2})^{1/2}$

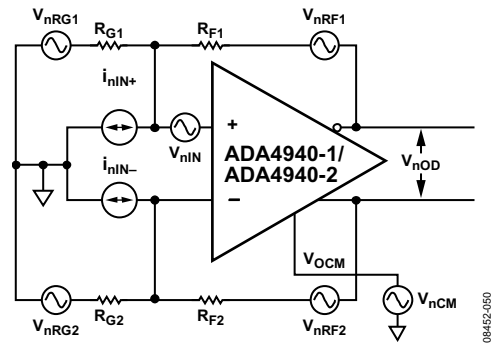


图63. ADA4940-1/ADA4940-2噪声模型

与常规运算放大器一样，可通过用折合到输入端(+IN和-IN)的误差项乘以合适的输出因子来估算输出噪声电压密度。

其中：

$$G_N = \frac{2}{1 + \beta_2}$$
 是电路噪声增益。

$$\beta_1 = \frac{R_{G1}}{R_{F1} + R_{G1}} \text{ 和 } \beta_2 = \frac{R_{G2}}{R_{F2} + R_{G2}} \text{ 和 是反馈因子。}$$

当 $R_{F1}/R_{G1} = R_{F2}/R_{G2}$ 时， $\beta_1 = \beta_2 = \beta$ ，噪声增益为

$$G_N = \frac{1}{\beta} \left( 1 + \frac{R_F}{R_G} \right)$$

注意，此时 $V_{OCM}$ 的输出噪声为零。总差分输出噪声密度 $v_{nOD}$ 是各输出噪声项的方和根。

$$v_{nOD} = \sqrt{\sum_{i=1}^8 v_{nOi}^2}$$

表15和表16列出了几个常用增益设置、推荐电阻值、输入阻抗和输出噪声密度，适合平衡及非平衡输入配置。

**表15. 以地为参考的差分输入、直流耦合、 $R_L = 1\text{ k}\Omega$  (见图64)**

标称增益(dB)	$R_F$ ( $\Omega$ )	$R_G$ ( $\Omega$ )	$R_{IN, dm}$ ( $\Omega$ )	差分输出噪声密度(nV/ $\sqrt{\text{Hz}}$ )	RTI (nV/ $\sqrt{\text{Hz}}$ )
0	1000	1000	2000	11.3	11.3
6	1000	500	1000	15.4	7.7
10	1000	318	636	20.0	6.8
14	1000	196	392	27.7	5.5

**表16. 以地为参考的单端输入、直流耦合、 $R_s = 50\ \Omega$ ,  $R_L = 1\text{ k}\Omega$  (见图65)**

标称增益(dB)	$R_F$ ( $\Omega$ )	$R_G$ ( $\Omega$ )	$R_T$ ( $\Omega$ )	$R_{IN, se}$ ( $\Omega$ )	$R_{G1}$ ( $\Omega$ ) <sup>1</sup>	差分输出噪声密度(nV/ $\sqrt{\text{Hz}}$ )	RTI (nV/ $\sqrt{\text{Hz}}$ )
0	1000	1000	52.3	1333	1025	11.2	11.2
6	1000	500	53.6	750	526	15.0	7.5
10	1000	318	54.9	512	344	19.0	6.3
14	1000	196	59.0	337	223	25.3	5

$$^1 R_{G1} = R_G + (R_s \parallel R_T)$$

### 反馈网络失配的影响

即使外部反馈网络( $R_F/R_G$ )不匹配，内部共模反馈环路仍将强制输出保持平衡。每个输出端的信号幅度保持相等，相位相差180°。输入到输出的差模增益变化与反馈的不匹配成比例，但输出平衡不受影响。

除了 $V_{OCM}$ 的噪声贡献外，外部电阻的比例匹配误差会导致电路抑制输入共模信号的能力降低，非常类似于使用常规运算放大器制成的四电阻差动放大器。

而且，如果输入和输出共模电压的直流电平不同，匹配误差会导致一个细小的差模输出失调电压。当 $G = 1$ 时，在使用以地为参考的输入信号且输出共模电平设定为2.5 V的情况，如果使用1%容差电阻，则可产生高达25 mV的输出失调(1%共模电平差)1%容差的电阻将导致一个约40 dB的输入CMRR(最差情况)、25 mV的差模输出失调(最差情况, 2.5 V电平转换)，但不会对输出平衡误差造成明显恶化。

### 计算应用电路的输入阻抗

电路的有效输入阻抗取决于放大器是由单端信号源驱动，还是由差分信号源驱动。对于平衡差分输入信号(如图64所示)，两个输入端(+ $D_{IN}$ 和- $D_{IN}$ )之间的输入阻抗( $R_{IN, dm}$ )为：

$$R_{IN, dm} = 2 \times R_G$$

对于非平衡单端输入信号(见图65)，输入阻抗为

$$R_{IN, se} = \left( \frac{R_G}{1 - \frac{R_G}{2(R_F + R_G)}} \right)$$

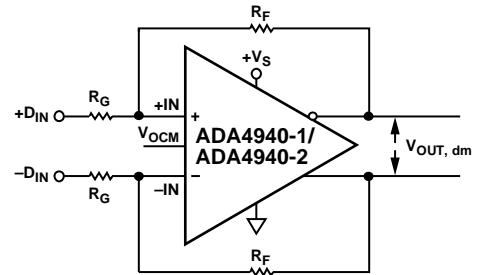


图64. 针对平衡(差分)输入的ADA4940-1/ADA4940-2配置

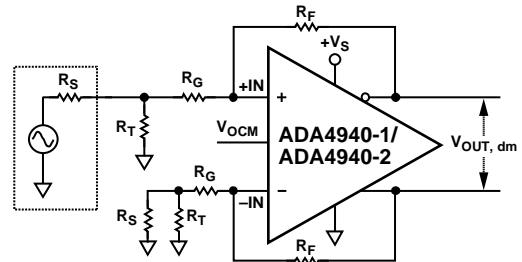


图65. 针对非平衡(单端)输入的ADA4940-1/ADA4940-2配置

该电路的有效输入阻抗高于作为反相放大器连接的常规运算放大器，因为一小部分差分输出电压在输入端表现为共模信号，从而部分增高了输入电阻 $R_{G1}$ 两端的电压。

# ADA4940-1/ADA4940-2

## 单端输入的端接

本部分说明如何将单端输入适当地端接至ADA4940-1/ADA4940-2，其增益为1、 $R_F = 1\text{ k}\Omega$ 且 $R_G = 1\text{ k}\Omega$ 。通过端接输出电压为1 V p-p、源电阻为50  $\Omega$ 的输入源为例来说明必须遵守的几个步骤。由于端接后信号源输出电压为1 V p-p，所以信号源的开路输出电压为2 V p-p。图66所示的信号源显示了这个开路电压。

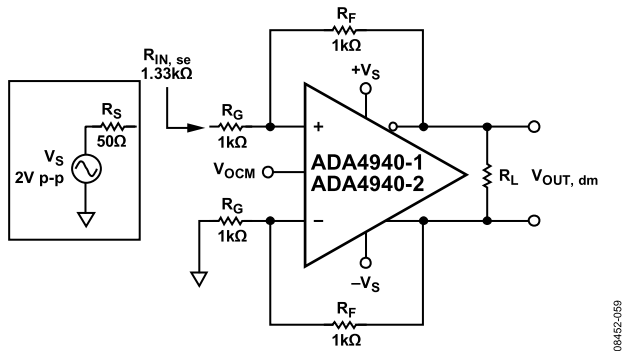


图66. 计算单端输入阻抗 $R_{IN}$

1. 输入阻抗的计算公式如下：

$$R_{IN,se} = \left( \frac{R_G}{1 - \frac{R_F}{2 \times (R_G + R_F)}} \right) = \left( \frac{1000}{1 - \frac{1000}{2 \times (1000 + 1000)}} \right) = 1.33\text{ k}\Omega$$

2. 为了与50  $\Omega$ 源阻抗匹配，计算端接电阻 $R_T$ 时使用 $R_T \parallel 1.33\text{ k}\Omega = 50\text{ }\Omega$ 。最接近的 $R_T$  1%标准电阻值为52.3  $\Omega$ 。

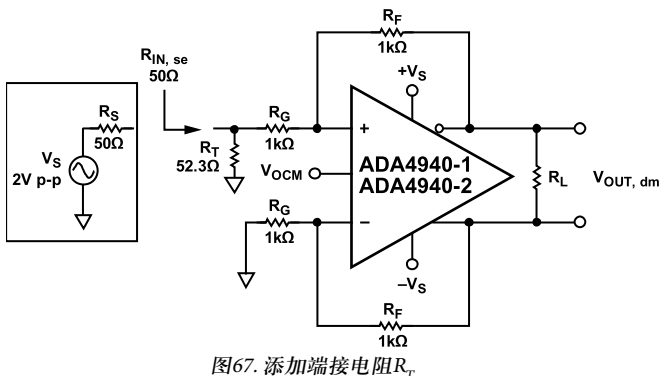


图67. 添加端接电阻 $R_T$

3. 图67表明，由于添加了端接电阻，现在上反馈环路中的有效 $R_G$ 大于下环路中的 $R_G$ 。为了补偿增益电阻的不平衡性，需要添加一个校正电阻( $R_{TS}$ )，并使其与下环路中的 $R_G$ 串联。 $R_{TS}$ 是源电阻 $R_S$ 和端接电阻 $R_T$ 的戴维宁等效值，等于 $R_S \parallel R_T$

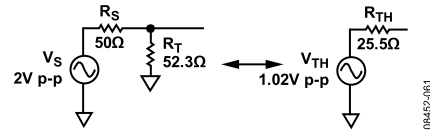


图68. 计算戴维宁等效值

$R_{TS} = R_{TH} = R_S \parallel R_T = 25.5\text{ }\Omega$ 。注意，通过 $R_T = 50\text{ }\Omega$ 得到的 $V_{TH}$ 大于1 V p-p。经调整的电路如图69所示，它具有端接信号源的戴维宁等效值(用于 $R_{TH}$ 的最接近1%值)和下反馈环路中的 $R_{TS}$ 。

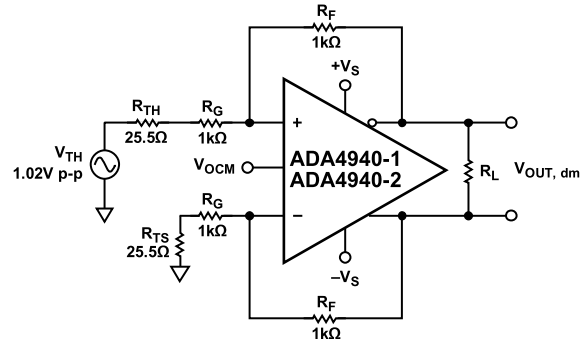


图69. 戴维宁等效值和匹配的增益电阻

图69展示了具有匹配反馈环路的易管理电路，可以轻松地对它进行评估。

需要指出端接输入的两点影响。第一，两个环路中的 $R_G$ 值均提高，这会降低总闭环增益。第二，如果 $R_T = 50\text{ }\Omega$ ，则 $V_{TH}$ 的值略大于1 V p-p。这两点影响对输出电压的作用相反，对于反馈环路中的大电阻值(约1 k $\Omega$ )，影响会相互抵消。对于小 $R_F$ 和 $R_G$ 或高增益，减小的闭环增益不能通过增加的 $V_{TH}$ 完全消除。通过估算图69就可以明白这一点。

在本例中，期望的差分输出是1 V p-p，因为端接的输入信号是1 V p-p，闭环增益是1。然而，实际的差分输出电压等于 $(1.02\text{ V p-p}) \times (1000/1025.5) = 0.996\text{ V p-p}$ 。该值位于电阻容差范围内，因此无需更改反馈电阻 $R_F$ 。

## 输入共模电压范围

相对于其它具有居中输入范围的ADC驱动器(例如ADA4939-x)来说，ADA4940-1/ADA4940-2的输入共模范围下移约1  $V_{BE}$ 。下一的输入共模范围特别适合于直流耦合、单端转差分以及单电源应用。

对于 $\pm 2.5\text{ V}$ 或 $+5\text{ V}$ 工作电压，在放大器求和节点的输入共模范围是 $-2.7\text{ V}$ 至 $+1.3\text{ V}$ 或 $-0.2\text{ V}$ 至 $3.8\text{ V}$ ；对于 $+3\text{ V}$ 电源，其范围是 $-0.2\text{ V}$ 至 $+1.8\text{ V}$ 。



## 输入和输出容性交流耦合

虽然ADA4940-1/ADA4940-2最适合直流耦合应用，但仍然可以用在交流耦合电路。在信号源和 $R_G$ 之间可以插入输入交流耦合电容。该交流耦合会阻止直流共模反馈电流，使ADA4940-1/ADA4940-2直流输入共模电压等于直流输出共模电压。两个环路中均必须放置这些交流耦合电容，以保持反馈因子匹配。输出交流耦合电容可以串联在各输出与其对应的负载之间。

## 设置输出共模电压

ADA4940-1/ADA4940-2的 $V_{OCM}$ 引脚采用内部偏置，偏置电压约等于电源电压中间值 $[(+V_S) + (-V_S)]/2$ 。使用该内部偏置得到的输出共模电压与预期值的偏差约在100 mV之内。

对于需要对输出共模电平进行更加精确控制的情况，建议使用外部源或电阻分压器(10 k $\Omega$ 或更大电阻)。“技术规格”部分列出的输出共模失调假设 $V_{OCM}$ 输入由一个低阻抗电压源驱动。

也可以将 $V_{OCM}$ 输入连接到ADC的共模电平(CML)输出。然而，必须注意确保输出有足够的驱动能力。 $V_{OCM}$ 引脚的输入阻抗约为250 k $\Omega$ 。

## DISABLE引脚

ADA4940-1/ADA4940-2配有一个DISABLE引脚，可用于在不使用器件时将静态功耗降至最低。通过向DISABLE引脚施加低逻辑电平，可以置位DISABLE。高低逻辑电平之间的标称阈值为高于负供电轨1.4 V。阈值参见表5和表8。

DISABLE引脚可以保持浮空(即不需要外部连接)，无需连接外部上拉电阻，即可确保正常工作。ADA4940-1/ADA4940-2的DISABLE引脚具有内部上拉网络，使得放大器能够正常工作(见图70)。ADA4940-1/ADA4940-2禁用时，输出处于高阻抗状态。注意，输出端通过反馈电阻连接到输入端，并通过增益电阻连接到信号源。此外，输入引脚上的背靠背二极管会将差分电压限制在1.2 V。

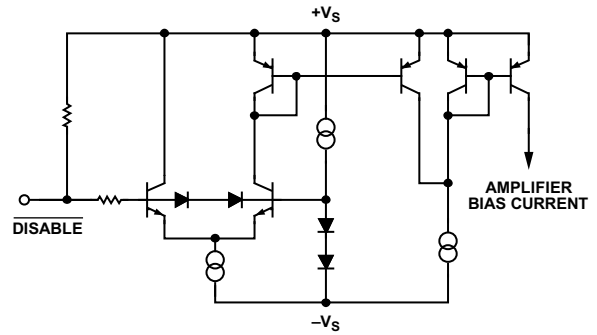


图70. DISABLE引脚电路

## 驱动容性负载

纯容性负载可与ADA4940-1/ADA4940-2的焊线和引脚电感发生反应，进而导致脉冲响应中出现高频振铃和裕量损失。将这种影响降至最低的一种方法是在每个输出端上串联一个电阻来缓冲负载电容。该电阻和负载电容构成一个一阶低通滤波器；因此，电阻值应尽可能小。某些情况下，ADC需要在其输入端增加一个小串联电阻。

图71展示的是容性负载与维持最少45°相位裕量所需的串联电阻之间的关系。

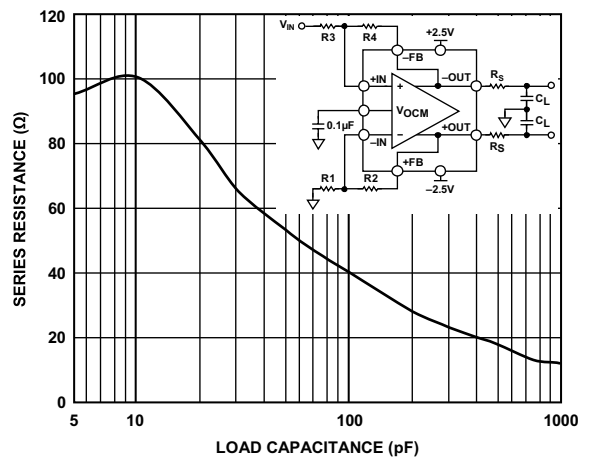


图71. 容性负载与串联电阻的关系(LFSCP)

# ADA4940-1/ADA4940-2

## 驱动高精度ADC

ADA4940-1/ADA4940-2非常适合宽带直流耦合应用。图73中的电路显示了ADA4940-1驱动AD7982的前端连接，后者是一款18-bit、1 MSPS逐次逼近型模数转换器(ADC)并采用3 V至5 V单电源供电。它内置一个低功耗、高速、18-bit采样ADC和一个多功能串行接口端口。基准电压(REF)由外部提供，并且可以独立于电源电压。如图73所示，ADA4940-1在输入端和输出端直流耦合，因而不需要使用变压器来驱动ADC。放大器可以根据需要执行单端至差分转换，并可对输入信号进行电平转换以匹配ADC的输入共模电压。ADA4940-1采用7 V双电源(+6 V和-1 V)供电，增益则由反馈电阻与增益电阻的比值来设置。此外，该电路支持单端输入至差分输出配置或差分输入至差分输出配置。需要时，可在信号源输入端并联一个端接电阻。无论是采用单端输入还是采用差分输入，均可按照“单端输入的端接”部分中所示来计算放大器的输入阻抗。如果 $R1 = R2 = R3 = R4 = 1\text{ k}\Omega$ ，单端输入阻抗约为 $1.33\text{ k}\Omega$ ；当与 $52.3\text{ }\Omega$ 端接电阻并联时，即会为输入源提供 $50\text{ }\Omega$ 端接。反相输入端附加的 $25.5\text{ }\Omega$  (总共 $1025.5\text{ }\Omega$ )电阻可平衡 $50\text{ }\Omega$ 信号源与驱动同相输入的端接电阻的并联阻抗。但是，如果使用差分源输入，则差分输入阻抗为 $2\text{ k}\Omega$ 。此时，需要使用两个 $52.3\text{ }\Omega$ 端接电阻来端接输入。

本例中，信号发生器具有 $10\text{ V p-p}$ 、以地电压为参考的对称双极性输出。为了降低噪声， $V_{\text{OCM}}$ 输入被旁路，并通过外部 $1\%$ 电阻设为 $2.5\text{ V}$ ，以获得最宽的输出动态范围。输出共模电压为 $2.5\text{ V}$ 时，ADA4940-1各输出的摆幅在 $0\text{ V}$ 至 $5\text{ V}$

之间，相位相反，向ADC输入端提供增益为1、 $10\text{ V p-p}$ 的差分信号。ADA4940-1输出端与ADC之间的差分RC部分提供转折频率为 $1.79\text{ MHz}$ 的单极高通滤波，并对ADC输入端输出的电流尖峰进行额外的缓冲。这电流尖峰来自ADC的采样保持(SHA)电容放电部分对和。

图73中的系统总功耗低于 $35\text{ mW}$ 。功耗的较大部分是从电源到输出(设置为 $2.5\text{ V}$ )的电流，该电流通过反馈和增益电阻回到输入端。为将功耗降低到 $25\text{ mW}$ ，可以把反馈和增益电阻的值从 $1\text{ k}\Omega$ 提高到 $2\text{ k}\Omega$ ，并将电阻R5和R6的值设置为 $3\text{ k}\Omega$ 。ADR435用于将 $+6\text{ V}$ 电源电压调节至 $+5\text{ V}$ ，进而为ADC供电并设置 $V_{\text{OCM}}$ 引脚的基准电压。

图72所示为以 $1\text{ MSPS}$ 的采样速率对 $20\text{ kHz}$ 差分输入音进行采样时的FFT。二次和三次谐波分别处于 $-118\text{ dBc}$ 和 $-122\text{ dBc}$ 以下。

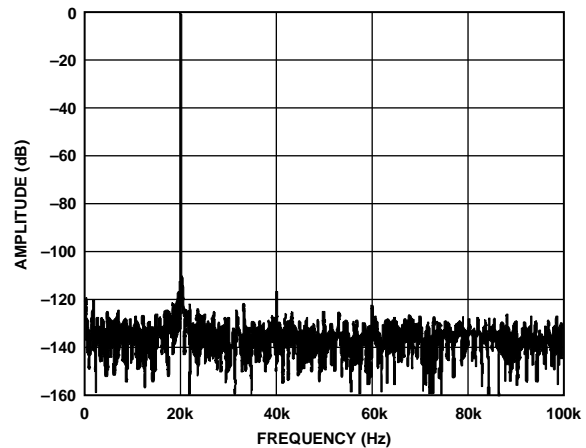


图72. 20 kHz输入音的失真测量(CN-0237)

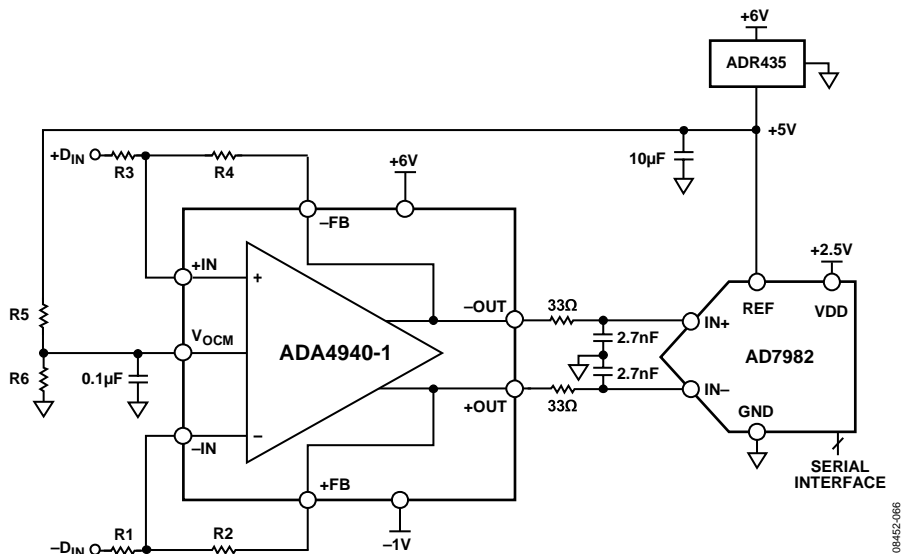


图73. ADA4940-1 (LFCSP)驱动AD7982 ADC

## 布局布线、接地和旁路

作为高速器件，ADA4940-1/ADA4940-2对其所工作的PCB环境非常敏感。要实现其优异的性能，必须注意高速PCB设计的细节。

### ADA4940-1 LFCSP示例

第一个要求是实心地层应尽可能覆盖ADA4940-1所在的电路板区域。然而，反馈电阻( $R_f$ )、增益电阻( $R_G$ )和输入求和节点(引脚2和引脚3)附近的区域都不能有接地层和电源层(见图74)。在这些节点处清除接地和电源层可以将杂散电容降到最低，防止高频时放大器响应发生峰化现象。

热阻 $\theta_{JA}$ 的测量条件是将器件(包括裸露焊盘)焊接到高导热性4层电路板上，如EIA/JESD 51-7所述。

在尽可能靠近器件处将电源引脚直接旁路到附近的接地层。应使用高频陶瓷芯片电容。每个电源使用两个并联旁路电容(1000 pF和0.1  $\mu$ F)。1000 pF电容应离器件更近。在较远的地方，用10  $\mu$ F钽电容在每个电源到地之间提供低频旁路。

确保信号路径短而直接，以避免寄生效应。在互补信号存在的地方，对称布局可提高平衡性能。当差分信号经过较长路径时，确保PCB走线相互靠近，并将差分线路缠绕在一起，尽量降低环路面积。这样做可以降低辐射能量，并使电路不容易受干扰影响。

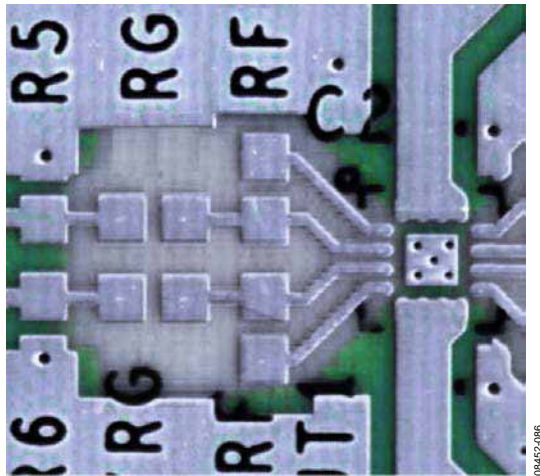


图74.  $R_f$ 和 $R_G$ 附近的接地和电源层的露空

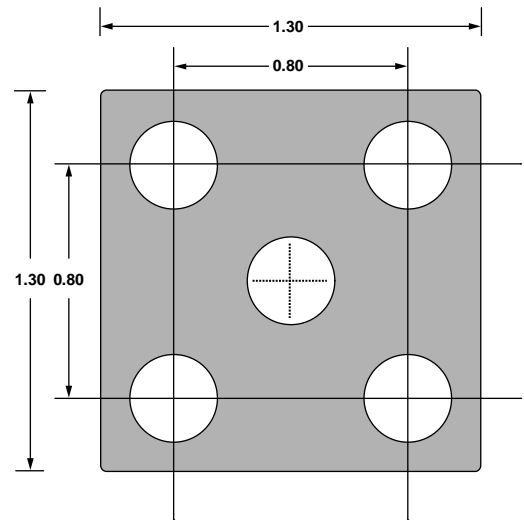


图75. 推荐的PCB热焊盘尺寸(mm)

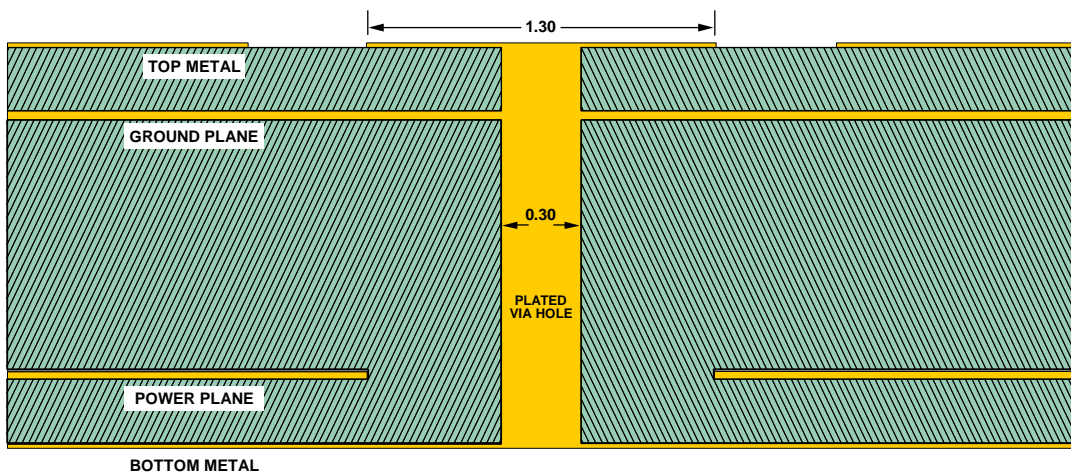
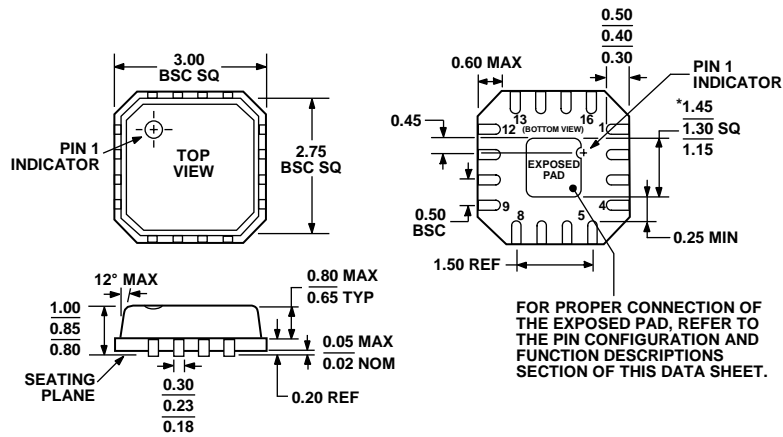


图76. 散热过孔连接到埋入式接地层的4层PCB横截面(尺寸单位: mm)

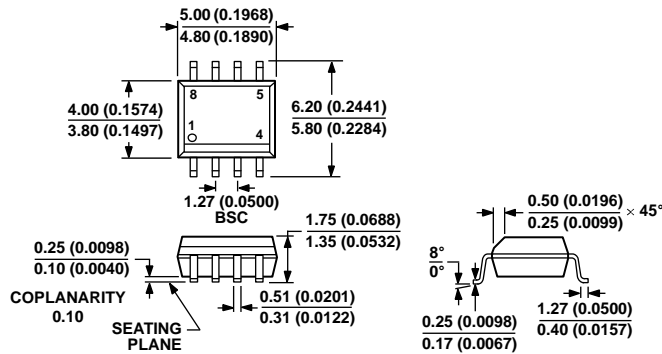
外形尺寸



\*COMPLIANT TO JEDEC STANDARDS MO-220-VEED-2 EXCEPT FOR EXPOSED PAD DIMENSION.

图77. 16引脚引脚架构芯片级封装[LFCSP\_VQ]  
3 mm x 3 mm超薄四方体  
(CP-16-2)  
图示尺寸单位: mm

072208-A



COMPLIANT TO JEDEC STANDARDS MS-012-AA  
CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS  
(IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR  
REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

图78. 8引脚标准小型封装[SOIC\_N]  
(R-8)  
图示尺寸单位: mm和(inch)

012407-A

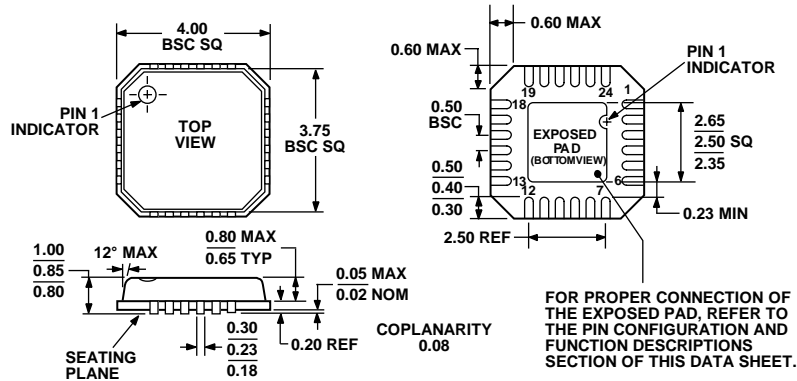


图79. 24引脚引脚架构芯片级封装[LFCSP\_VQ]  
4 mm x 4 mm超薄四方体  
(CP-24-3)  
图示尺寸单位: mm

## 订购指南

型号 <sup>1</sup>	温度范围	封装描述	封装选项	订购数量	标识
ADA4940-1ACPZ-R2	-40°C 至 +125°C	16引脚 LFCSP_VQ	CP-16-2	250	H29
ADA4940-1ACPZ-RL	-40°C 至 +125°C	16引脚 LFCSP_VQ	CP-16-2	5,000	H29
ADA4940-1ACPZ-R7	-40°C 至 +125°C	16引脚 LFCSP_VQ	CP-16-2	1,500	H29
ADA4940-1ACP-EBZ		评估板			
ADA4940-1ARZ	-40°C 至 +125°C	8引脚 SOIC_N	R-8	98	
ADA4940-1ARZ-RL	-40°C 至 +125°C	8引脚 SOIC_N	R-8	2,500	
ADA4940-1ARZ-R7	-40°C 至 +125°C	8引脚 SOIC_N	R-8	1,000	
ADA4940-1AR-EBZ		评估板			
ADA4940-2ACPZ-R2	-40°C 至 +125°C	24引脚 LFCSP_VQ	CP-24-3	250	
ADA4940-2ACPZ-RL	-40°C 至 +125°C	24引脚 LFCSP_VQ	CP-24-3	5,000	
ADA4940-2ACPZ-R7	-40°C 至 +125°C	24引脚 LFCSP_VQ	CP-24-3	1,500	
ADA4940-2ACP-EBZ		评估板			

<sup>1</sup> Z = 符合RoHS标准的器件。

**注释**

注释

**注释**